

PATENT COOPERATION TREATY

EO/US
PCT/JP96/02226

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

United States Patent and Trademark
Office
(Box PCT)
Crystal Plaza 2
Washington, DC 20231
ETATS-UNIS D'AMERIQUE

in its capacity as elected Office

Date of mailing: 12 February 1998 (12.02.98)	
International application No.: PCT/JP96/02226	Applicant's or agent's file reference: 319501778971
International filing date: 07 August 1996 (07.08.96)	Priority date:
Applicant: HIRATANI, Masahiko et al	

1. The designated Office is hereby notified of its election made:



in the demand filed with the International preliminary Examining Authority on:

13 September 1996 (13.09.96)



in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was



was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

<p>The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland</p> <p>Facsimile No.: (41-22) 740.14.35</p>	<p>Authorized officer:</p> <p>J. Zahra</p> <p>Telephone No.: (41-22) 338.83.38</p>
--	--

509/242046
IT
Translation

5210

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

(PCT Article 36 and Rule 70)

Applicant's or agent's file reference 319501778971	FOR FURTHER ACTION See Notification of Transmittal of International Preliminary Examination Report (Form PCT/IPEA/416)	
International application No. PCT/JP96/02226	International filing date (day/month/year) 07 August 1996 (07.08.1996)	Priority date (day/month/year)
International Patent Classification (IPC) or national classification and IPC H01L 21/8242, H01L 27/108		
Applicant HITACHI, LTD.		

1. This international preliminary examination report has been prepared by this International Preliminary Examining Authority and is transmitted to the applicant according to Article 36.

2. This REPORT consists of a total of 3 sheets, including this cover sheet.

☐ This report is also accompanied by ANNEXES, i.e., sheets of the description, claims and/or drawings which have been amended and are the basis for this report and/or sheets containing rectifications made before this Authority (see Rule 70.16 and Section 607 of the Administrative Instructions under the PCT).

These annexes consist of a total of _____ sheets.

3. This report contains indications relating to the following items:

- I ☒ Basis of the report
- II ☐ Priority
- III ☐ Non-establishment of opinion with regard to novelty, inventive step and industrial applicability
- IV ☐ Lack of unity of invention
- V ☒ Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement
- VI ☐ Certain documents cited
- VII ☐ Certain defects in the international application
- VIII ☐ Certain observations on the international application

Date of submission of the demand 13 September 1996 (13.09.1996)	Date of completion of this report 05 August 1997 (05.08.1997)
Name and mailing address of the IPEA/JP Japanese Patent Office, 4-3 Kasumigaseki 3-chome Chiyoda-ku, Tokyo 100-8915, Japan Facsimile No.	Authorized officer Telephone No. (81-3) 3581 1101

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP96/02226

I. Basis of the report

1. This report has been drawn on the basis of (*Replacement sheets which have been furnished to the receiving Office in response to an invitation under Article 14 are referred to in this report as "originally filed" and are not annexed to the report since they do not contain amendments.*):

- ☒ the international application as originally filed.
- ☐ the description, pages _____, as originally filed,
pages _____, filed with the demand,
pages _____, filed with the letter of _____,
pages _____, filed with the letter of _____.
- ☐ the claims, Nos. _____, as originally filed,
Nos. _____, as amended under Article 19,
Nos. _____, filed with the demand,
Nos. _____, filed with the letter of _____,
Nos. _____, filed with the letter of _____.
- ☐ the drawings, sheets/fig _____, as originally filed,
sheets/fig _____, filed with the demand,
sheets/fig _____, filed with the letter of _____,
sheets/fig _____, filed with the letter of _____.

2. The amendments have resulted in the cancellation of:

- ☐ the description, pages _____
- ☐ the claims, Nos. _____
- ☐ the drawings, sheets/fig _____

3. ☐ This report has been established as if (some of) the amendments had not been made, since they have been considered to go beyond the disclosure as filed, as indicated in the Supplemental Box (Rule 70.2(c)).

4. Additional observations, if necessary:

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP96/02226

V. Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement**1. Statement**

Novelty (N)	Claims	1-21,25,27,28,30-34,36	YES
	Claims	22-24,26,29,35	NO
Inventive step (IS)	Claims	1-21	YES
	Claims	22-36	NO
Industrial applicability (IA)	Claims	1-36	YES
	Claims		NO

2. Citations and explanations

For the subject matters of claims 1-16, it is neither disclosed in any of the documents cited in the ISR nor obvious to a person skilled in the art, that a conductive oxide layer as a component layer of a lower electrode formation consists of two adjacent sub-layers having the same crystal structure and composed of the same elements but different in oxygen content only, and that the sub-layer closer to the substrate of the two adjacent sub-layers is oxygen deficient.

For the subject matters of claims 17-21, it is neither disclosed in any of the documents cited in the ISR nor obvious to a person skilled in the art, that a lower electrode formation mainly consisting of two conductive oxide layers having the same crystal structure and composed of the same elements but different in oxygen content only, obtained by forming a conductive oxygen layer on a conductive oxygen layer that is oxygen deficient is formed above the substrate as a production step.

The subject matters of claims 22-24, 26 and 29 do not appear to be novel in view of document 1 [JP, 8-64786, A (Texas Instruments Incorporated), 8 March, 1996 (08.03.96)] cited in the ISR. Tables 2, 4 and 7 and Figs. 8 and 9 of document 1 suggest that a layer of a material with a high dielectric constant such as barium strontium titanate is laminated on a lower electrode formation having a conductive silicon layer, a titanium aluminum nitride layer and a metal layer (e.g., platinum layer) laminated in this order from the substrate side.

The subject matters of claims 25 and 27 do not appear to involve an inventive step in view of document 1 cited in the ISR. It appears to be easy for a person skilled in the art, to provide a conductive oxide layer such as RuO_2 between a metal layer and an oxide dielectric layer in document 1 for improving the adhesiveness, for example, as stated in JP, 4-92468, A (Seiko Epson Corporation), 25 March, 1992 (25.03.92), page 2, lower left column, Fig. 1, and JP, 7-94680, A (Fujitsu Limited), 7 April, 1995 (07.04.95), Fig. 1, etc.

The subject matter of claim 28 does not appear to involve an inventive step in view of document 1 cited in the ISR. It appears to be easy for a person skilled in the art, to adjust the composition ratio in relation with the function as a barrier, electric conductivity, and so forth in document 1.

The subject matter of claim 30 does not appear to involve an inventive step in view of document 1 cited in the ISR. It appears to be easy for a person skilled in the art, to use a bismuth based ferroelectric substance layer such as $\text{Bi}_4\text{Ti}_3\text{O}_{12}$, stated in document 2 [JP, 7-74313, A (NEC Corporation), 17 March, 1995 (17.03.95), page 5, right column] cited in the ISR, as the oxide dielectric layer in document 1.

The subject matters of claims 31-34 do not appear to involve an inventive step in view of document 1 cited in the ISR. The left column, page 6 of document 1 describes that a titanium aluminum nitride layer is formed by sputtering in a nitriding atmosphere, and it appears to be easy for a person skilled in the art, to select the sputtering conditions to let it function as a barrier.

The subject matter of claim 35 does not appear to be novel in view of document 1 cited in the ISR. The oxidizable silicon region 42 containing impurities, barrier layer 34, layer 36 stable against oxygen, layer 38 of a material with a high dielectric constant, and upper electrode 40 in document 1 respectively correspond to the first region, second region, third region, fourth region and fifth region

INTERNATIONAL PRELIMINARY EXAMINATION REPORT

International application No.

PCT/JP96/02226

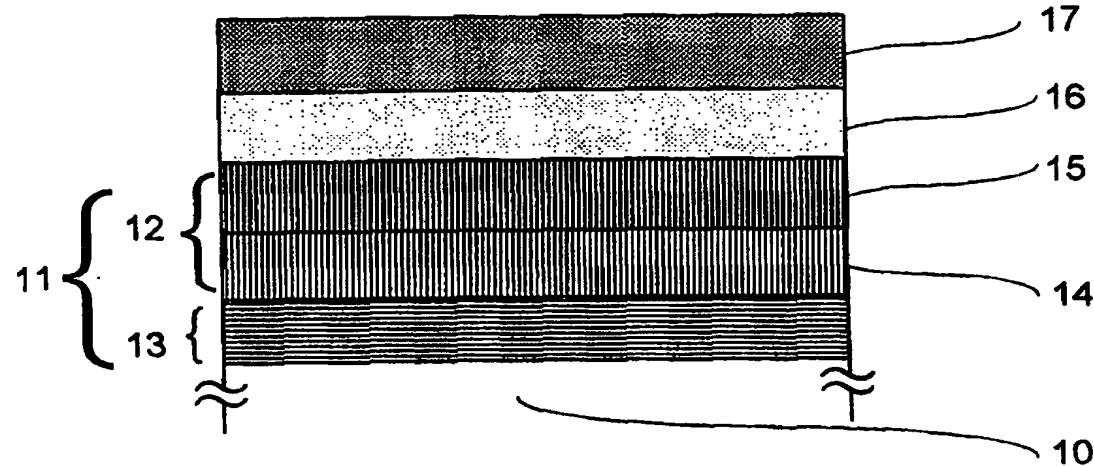
Supplemental Box

(To be used when the space in any of the preceding boxes is not sufficient)

Continuation of Box V (Citations and explanations):

of this claim.

The subject matter of claim 36 does not appear to involve an inventive step in view of document 2 cited in the ISR. The silicon substrate 1, polysilicon layer 3, barrier metal film 4, $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ 5, and Al/TiN film 6 in document 2 respectively correspond to the first region, second region, third region, fourth region and fifth region of this claim.

(51) 国際特許分類6 H01L 21/8242, 27/108	A1	(11) 国際公開番号 WO98/06131 (43) 国際公開日 1998年2月12日 (12.02.98)
(21) 国際出願番号 PCT/JP96/02226 (22) 国際出願日 1996年8月7日 (07.08.96) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 平谷正彦(HIRATANI, Masahiko)(JP/JP) 〒196 東京都昭島市つつじが丘2-5-18-507 Tokyo, (JP) 櫛田恵子(KUSHIDA, Keiko)(JP/JP) 〒187 東京都小平市小川東町1-23-14-301 Tokyo, (JP) 鳥居和功(TORII, Kazuyoshi)(JP/JP) 〒192 東京都八王子市暁町1-47-3-403 Tokyo, (JP) 三木浩史(MIKI, Hiroshi)(JP/JP) 〒161 東京都新宿区上落合1-8-17-401 Tokyo, (JP) 松井裕一(MATSUI, Yuichi)(JP/JP) 〒187 東京都小平市上水本町5-19-1 誠心寮312号室 Tokyo, (JP) 藤崎芳久(FUJISAKI, Yoshihisa)(JP/JP) 〒183 東京都府中市紅葉丘1-21-32-301 Tokyo, (JP)		今川一重(IMAGAWA, Kazushige)(JP/JP) 〒184 東京都小金井市本町4-8-136 Tokyo, (JP) 高木一正(TAKAGI, Kazumasa)(JP/JP) 〒190-01 東京都西多摩郡日の出町平井2196-376番地 Tokyo, (JP) (74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒100 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP) (81) 指定国 CN, JP, KR, US, 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). 添付公開書類 国際調査報告書
(54) Title: SEMICONDUCTOR DEVICE AND ITS MANUFACTURE (54) 発明の名称 半導体装置及びその製造方法 <div style="text-align: center;">  </div>		
(57) Abstract A semiconductor device having a capacitor in which oxide dielectric is used. The oxidation of the interface between the lower electrode and the oxide dielectric is suppressed. The oxide dielectric capacitor is constituted of the lower electrode (11), the oxide dielectric (16) formed on the electrode (11), and upper electrode (17) formed on the dielectric (16). The electrode (11) includes a two-layer conductive oxide layer (12) and the layers (14 and 15) constituting the layer (12) have the same crystal structure and contain the same element. The layer (14) on the substrate (10) side contains oxygen deficiency. Since the layer (14) functions as an oxygen diffusion preventive layer, the oxidation of the component (13) of the lower electrode (11) adjacent to the layer (14) and the interface between the component (13) and the layer (14) is suppressed and an excellent electrical contact between the component (13) and layer (14) is ensured.		

(57) 要約

酸化物誘電体をキャパシタとする半導体装置の構造及び製造方法に関し、キャパシタ下部の電極における界面酸化を抑制することにある。下部電極11、その上の酸化物誘電体16、その上の上部電極17により酸化物誘電体キャパシタが構成されている。下部電極11は、2層導電性酸化物層12を含み、この隣接する2層14と15は同一の結晶構造及び元素から構成されるが、基板側10の層14は酸素欠損を含む。酸素欠損を含む導電性酸化物層14が酸素拡散防止層として機能するので、これと隣接する下部電極の構成要素13及びその界面は酸化が抑制され、良好な電氣的接触が保障される。

参考情報

PCTに基づいて公開される国際出願のパンフレット第一頁に記載されたPCT加盟国を同定するために使用されるコード

AL	アルバニア	ES	スペイン	LR	リベリア	SG	シンガポール
AM	アルメニア	FI	フィンランド	LS	レソト	SI	スロヴェニア
AT	オーストリア	FR	フランス	LT	リトアニア	SK	スロヴァキア共和国
AU	オーストラリア	GA	ガボン	LU	ルクセンブルグ	SL	シエラレオネ
AZ	アゼルバイジャン	GB	英国	LV	ラトヴィア	SN	セネガル
BA	ボスニア・ヘルツェゴビナ	GE	グルジア	MC	モナコ	SZ	スワジランド
BB	バルバドス	GH	ガーナ	MD	モルドヴァ共和国	TD	チャード
BE	ベルギー	GM	ガンビア	MG	マダガスカル	TG	トーゴ
BF	ブルキナ・ファソ	GN	ギニア	MK	マケドニア旧ユーゴス	TJ	タジキスタン
BG	ブルガリア	GR	ギリシャ		ラヴィア共和国	TM	トルクメニスタン
BJ	ベナン	HU	ハンガリー	ML	マリ	TR	トルコ
BR	ブラジル	ID	インドネシア	MN	モンゴル	TT	トリニダード・トバゴ
BY	ベラルーシ	IE	アイルランド	MR	モーリタニア	UA	ウクライナ
CA	カナダ	IL	イスラエル	MW	マラウイ	UG	ウガンダ
CF	中央アフリカ共和国	IS	アイスランド	MX	メキシコ	US	米国
CG	コンゴ	IT	イタリア	NE	ニジェール	UZ	ウズベキスタン
CH	スイス	JP	日本	NL	オランダ	VN	ヴィエトナム
CI	コート・ジボアール	KE	ケニア	NO	ノルウェー	YU	ユーゴスラビア
CM	カメルーン	KG	キルギスタン	NZ	ニュージーランド	ZW	ジンバブエ
CN	中国	KP	朝鮮民主主義人民共和国	PL	ポーランド		
CU	キューバ	KR	大韓民国	PT	ポルトガル		
CZ	チェッコ共和国	KZ	カザフスタン	RO	ルーマニア		
DE	ドイツ	LC	セントルシア	RU	ロシア連邦		
DK	デンマーク	LI	リヒテンシュタイン	SD	スーダン		
EE	エストニア	LK	スリランカ	SE	スウェーデン		

明 細 書

半導体装置及びその製造方法

技術分野

本発明は、大規模集積回路（LSI）に好適な、酸化物誘電体、特に酸化物強誘電体をキャパシタとして用いる半導体装置、及びその製造方法に関する。

背景技術

ダイナミック・ランダム・アクセス・メモリ（DRAM）をはじめとするLSIを有する半導体装置は、高集積化に伴うキャパシタ面積の縮小と、それを補償するための構造の複雑化が問題となっている。そのため、これまでキャパシタ絶縁膜として使用されてきたシリコン酸化物、窒化物に代わって、比誘電率が数百から数千と非常に大きい酸化物誘電体や酸化物強誘電体をキャパシタ絶縁膜に適用することが検討されている（ここでいう、酸化物誘電体は、シリコン酸化物などを含まず、比誘電率が数百あるような所謂高誘電体を意味する）。また、強誘電体は自発分極を持ち、外部電場によりその極性を反転し得るだけでなく保持させることもできるので、不揮発性メモリとしての応用が試みられている。なお、従来の強誘電体を用いたメモリについては、例えば、特開昭63-201998号公報に記載されている（酸化物強誘電体もキュリー温度以上では、誘電体とみなし得るので、以下の説明では、代表的な記述として、誘電体という言葉を用いて説明する）。

上記メモリに使用される酸化物誘電体としては、チタン酸ジルコン酸鉛、チタン酸ストロンチウムバリウム等が一般的である。しかし、酸化物誘電体を結晶化させるには酸化性雰囲気中で500℃以上と高い温度が要求されることが、従来のメモリ等半導体装置への酸化物誘電体キャパシタの適用を難しくする。

例えば、耐酸化性かつ耐熱性の電極として白金を酸化物誘電体キャパシタの下部電極として用いる構造、

(従来構造 1) 酸化物誘電体／白金／シリコン

が考えられるが、白金とシリコンとは反応して白金シリサイドが両者の接合界面に反応形成し電極が高抵抗化するので、白金電極をシリコン基板や多結晶シリコンと直接接触させる様な(従来構造 1)は望ましくない。そこで、例えば、

1989 アイ・イー・イー・イー インターナショナル ソリッド ステート サーキット コンファレンス ダイジェスト 第 242 頁から第 243 頁(1989 IEEE Int. Solid-State Circuits Conf. Digest pp. 242 - 243)に記載されている様な、別の構造が提案された。ここでは、酸化物誘電体キャパシタは層間絶縁膜の上に形成され、一方 MOS トランジスタはキャパシタの領域外に形成され、そのソース又はドレインとキャパシタ間にはアルミニウム等の配線用導電層を用いて接続される。しかし、この配線用導電層を用いる方法ではメモリセルの面積を小さくすることが難しくメモリを高集積化する点で不利である。

MOS トランジスタを形成した半導体基板を絶縁体で被覆して、この上に酸化物誘電体キャパシタを形成するメモリをより高集積化する方法として、被覆絶縁層にコンタクトホールを穿孔しその内部に導電性物質を埋め込んで、MOS トランジスタのソース又はドレインとキャパシタの一方の電極間を電氣的に接続する方法が、特開平 3-256358 号公報に記載されている。この埋め込まれる導電性物質としては、多結晶シリコンが一般に用いられる。以降の説明では、この構造を前提に説明する。しかし、この構造においても上述した同じ問題が浮上する。つまり、酸化物誘電体を多結晶シリコン上で直接結晶化する様な構造、

(従来構造 2) 酸化物誘電体／多結晶シリコン、

では両者の界面は酸化され反応絶縁層が形成される。一方、この反応絶縁層の形成を抑制する目的で多結晶シリコンと酸化物誘電体の間に白金を電極として挿入する構造は、

(従来構造 3) 酸化物誘電体／白金／多結晶シリコン、

となり、本質的に(従来構造 1)と同じ構成で、白金と多結晶シリコンが反応してシリサイドが形成して電極が高抵抗化したり、シリコンが白金中を拡散して白

金表面に酸化シリコン膜が形成されて誘電体キャパシタの特性が劣化したりする。さらに、誘電体の構成元素がシリコン基板側へ拡散するなどの問題も生じる。

これらの問題を解決する方法として、特開平4-14862号公報や特開平4-181766号公報に記載されているように、白金電極とシリコンとの間に相互拡散を防止する目的で、Ti、Ta、TiN等の拡散防止非酸化物導電層を設ける構造、

(従来構造4)

酸化物誘電体／白金／(Ti、Ta、TiN等)／多結晶シリコン、
がある。

一方、白金やTi、Ta、TiN等を電極構成要素として用いることとは別に、導電性の酸化物を酸化物誘電体キャパシタの電極として用いる例が報告されている。

この典型的な例として、ジャーナル オブ マテリアル リサーチ、第8巻

(1993年)第12頁(J. Mat. Res., Vol. 8(1993), pp. 12)に見られる様な、

(従来構造5) 酸化物誘電体／酸化ルテニウム／SiO₂、

の構造をあげることができる。酸化物誘電体を導電性の酸化ルテニウムと直接接触させる利点は、酸化物誘電体が全く異種の金属電極と接触している場合よりも、同じ酸化物である電極と接触している場合の方が、酸化物誘電体／電極界面の機械的な付着力が増大するからである。この酸化物誘電体と電極間の機械的な付着力の増大は、酸化物誘電体キャパシタの分極反転サイクルなどの特性を改善する。また、この例ではキャパシタはSiO₂上に形成されているが多結晶シリコン上にキャパシタを形成する場合には、(従来構造1)および(従来構造3)と同様の理由から、酸化物である酸化ルテニウムが多結晶シリコンと直接接触することを避けるために、両者の間に白金やルテニウムなどの貴金属層を設ける必要があり、その場合の構造は、

(従来構造6)

酸化物誘電体／酸化ルテニウム／(白金、ルテニウム等)／多結晶シリコン、
となる。

発明の開示

上記従来技術の項においては、MOSトランジスタを形成した半導体基板を絶縁体で被覆し、この上に酸化物誘電体キャパシタを形成するメモリについて、より高集積化するための従来技術を説明した。上述した様に、MOSトランジスタのソース又はドレインとキャパシタの一方の電極間の電氣的接続は、被覆絶縁層にコンタクトホールを穿孔しその内部に一般的に多結晶シリコンからなる導電性物質を埋め込むことによってなされる。前項での代表的な2つの構造、

(従来構造4)

酸化物誘電体／白金／(Ti、Ta、TiN等)／多結晶シリコン、

(従来構造6)

酸化物誘電体／酸化ルテニウム／(白金、ルテニウム等)／多結晶シリコン、
それぞれは以下に説明する問題点を有している。

まず、(従来構造4)について説明する。酸化物誘電体を結晶化させるには、500℃以上の酸化性雰囲気が要求されるが、このような条件下では、酸素が白金結晶粒の粒界などを拡散して拡散防止非酸化物導電層(Ti、Ta、TiN等)にまで達し、これをも酸化させる可能性が大きい。その結果、電極自体の抵抗が増大する。これを回避する策として、白金層の厚さを増大させることが考えられるが、メモリの集積度が高くキャパシタが微細である場合にはアスペクト比が増大する結果、白金層の加工が困難になるばかりか、キャパシタ側壁部でのリーク電流の増大なども生じる。このため、Ti、Ta、TiN等を相互拡散防止層として用いる(従来構造4)では従来技術の問題点は解決されない。

次に、(従来構造6)について説明する。この場合も通常、酸化ルテニウム層はやはり酸化性雰囲気で形成されるために、酸素が(白金、ルテニウム等)層を介して多結晶シリコンまで拡散し、酸化反応によって絶縁層が形成される問題は解決されない。従って、(従来構造6)でも従来技術の問題点は解決されない。

以上の、従来構造における問題点は、上記例で具体的に示した材料だけでなく、

(白金、ルテニウム等)からなる層は貴金属として、(Ti、Ta、TiN等)からなる層は拡散防止非酸化物導電層として、酸化ルテニウム層は導電性酸化物として、それぞれをより一般的な範疇である材料分類に拡張しても当てはまる。つまり、

(従来構造4)と(従来構造6)は夫々、

(従来構造7)

酸化物誘電体／貴金属／拡散防止非酸化物導電層／多結晶シリコン、

(従来構造8)

酸化物誘電体／導電性酸化物／貴金属／多結晶シリコン、

というより一般的な材料分類を用いて表される。ここで、上述したキャパシタを構成する各層がもたらす問題点をまとめる。

まず貴金属層がもたらす問題点は、(a)シリコンとの接触によって高抵抗のシリサイドが形成される可能性と(b)シリコン、酸素および酸化物構成元素の拡散経路となる可能性であり、次に酸化物誘電体及び導電性酸化物層がもたらす問題点は(c)電極を酸化して電極抵抗が増大もしくは絶縁化する可能性であり、最後に拡散防止非酸化物導電層がもたらす問題点は(d)酸化されて高抵抗化する可能性である。

ここで、(従来構造7)と(従来構造8)の特徴に注目して、両構造を単純に複合化する構造、

(従来構造9)

酸化物誘電体／導電性酸化物／貴金属／拡散防止非酸化物導電層

／多結晶シリコン、

が類推される。この場合、上記問題点(a)シリサイド形成と上記問題点(b)の内のシリコンおよび酸化物構成元素の拡散は、拡散防止非酸化物導電層の挿入によって解決される。しかし、酸素の拡散と電極の酸化に絡む上記問題点(b)、(c)、(d)は、酸化物を酸化性雰囲気で形成させると言う従来の必須条件が何等改善されていないために、(従来構造4)と同様に解決されないままである。

つまり、従来の技術では酸化物が多結晶シリコンと直接接触する場合は勿論、

酸化物が貴金属を介して多結晶シリコンと接触する場合や酸化物が貴金属を介して拡散防止非酸化物導電層と接触する場合のいずれでも、酸化物誘電体や導電性酸化物といった酸化物が貴金属や拡散防止非酸化物導電層や多結晶シリコンといった非酸化物に対して酸素の拡散や酸化反応をもたらすという問題点は、一切解決されない。

上述のように、酸化物誘電体と多結晶シリコンとの間で電氣的な接続をとる場合には、両者の間に導電性の酸化防止層が要求されるが、従来は有効な酸化防止層がなく、これを補うためにさらに白金などの金属層が介在されている。しかし残念ながら、酸素は金属層の粒界をも拡散して酸化防止層に達し、これを酸化する可能性がやはり残る。この欠点を補うために金属層の厚さを増大させても、結果としてキャパシタのアスペクト比が増大し、微細なメモリセルを構築する観点からは望ましくない。従って、この問題点を解決するために新規且つ有効な拡散又は酸化防止層が望まれる。

本発明の第1の目的は上述の従来技術の問題点を解決し、且つ酸化物誘電体（強誘電体を含めて）をキャパシタ絶縁膜に用いた高集積化に好適な微細なメモリを有する半導体装置を提供することにある。

また本発明の第2の目的は、そのような半導体装置の製造方法を提供することにある。

上述の問題の解決にあたり、本発明では酸化物の誘電体からなるキャパシタ（コンデンサ）を有する半導体装置において、半導体基板又は基板上部に設けられた半導体層と酸化物の誘電体とを、異なる導電性材料からなる少なくとも2層の領域を介して接続する。この2つの導電性領域の材料（もしくは材料組成）の組合せにより、半導体からなる領域と酸化物誘電体からなる領域との間に配置された拡散防止層又は酸化防止層において従来技術で生じた電氣的な抵抗値の上昇を抑制するものである。

本発明における半導体装置は、導電性を有する半導体材料からなる第1の領域（半導体基板又は半導体薄膜からなる配線層や電極部）と、第1の領域に接合さ

れ且つ第 1 の導電性材料からなる第 2 の領域と、第 2 の領域に接合され且つ第 2 の導電性材料からなる第 3 の領域と、第 3 の領域に接合され且つ酸化物の誘電体材料からなる第 4 の領域と、第 4 の領域に接合され且つ導電性材料からなる第 5 の領域を含み、第 1 の領域内の第 2 の領域との接合界面における材料組成は第 1 の領域の平均的な材料組成と略等しく、第 2 の領域内の第 1 の領域との接合界面及び第 3 の領域との接合界面における材料組成は第 2 の領域における平均的な材料組成と夫々略等しい、ことを基本的な構成上の特徴とする。この特徴からも明らかなように、第 3 の領域と第 5 の領域は第 4 の領域を介してキャパシタを構成している。第 4 の領域を構成する酸化物誘電体は、印加電場の上昇と下降に対して分極値の変化が異なる特性（ヒステリシス）を示す所謂強誘電体にしてもよい。

本発明の半導体装置の主な特徴は、第 1 の領域が第 2 の領域との接合界面において第 1 の領域を構成する半導体材料と略等しい組成を、第 2 の領域が第 1 の領域との接合界面及び第 3 の領域との接合界面において第 1 の導電性材料と略等しい材料組成を夫々有するように、換言すれば第 1 の領域と第 2 の領域の材料組成が夫々略一様になるように構成された点にあり、即ち、これらの領域にて電気抵抗を上昇させる物質（上述のシリコン酸化物や、金属シリサイド、酸化チタン等）が形成されていないことである。上述のように電気抵抗を高め又は実質上電気的な絶縁性を示す物質（以下、高抵抗物質）は、第 1 の領域上に第 2 の領域から第 4 の領域までの各層を逐次積層していく工程で領域間の接合界面を中心に形成される。これに対し、本発明は第 1 の導電性材料と第 2 の導電性材料を適切に選定することにより、第 1 の領域と第 2 の領域との接合界面、及び第 2 の領域と第 3 の領域との接合界面での高抵抗物質の形成を防ぎ、第 1 の領域を第 2 の領域との接合界面での材料組成が第 1 の領域の平均的な材料組成と略等しくなるように、第 2 の領域を第 1 の領域との接合界面及び第 3 の領域との接合界面での材料組成が第 2 の領域における平均的な材料組成と夫々略等しくなるように、形成するものである。ここで第 3 の領域と第 4 の領域との接合界面では高抵抗物質形成が問題とならないことは、第 3 の領域に貴金属を用いる（従来構造 7）又は導電性酸

化物を用いる（従来構造 8）から明らかであるが、第 1 の領域から第 3 の領域に到る導電性を改善し、又は第 4 の領域の酸化物の形成条件を改善するために第 3 の領域と第 4 の領域との間に第 1 及び第 2 の導電性材料とは異なる組成の導電材料からなる領域（層）を設けてもよい。また同様な観点で、第 1 の領域と第 2 の領域との間に第 1 及び第 2 の導電性材料とは異なる組成の導電材料からなる領域（層）を設けてもよい。要は、第 2 の領域と第 3 の領域が接合されていればよいのである。

本発明を実施するにあたり、第 1 の導電性材料と第 2 の導電性材料の選定が最も重要になるが、その選定指針は 2 通りある。第 1 の指針は 2 つの導電性材料とともに同じ元素から構成され、かつ同じ結晶構造の基本骨格を有する導電性酸化物で形成し、第 1 の導電性材料における酸素の組成比を第 2 の導電性材料におけるそれより低くする、即ち第 1 の導電性材料を酸素欠損の状態にすることである。第 2 の指針は第 1 の導電性材料に窒化チタニウムアルミニウム（TiAlN）を、第 2 の導電性材料に対酸化性の金属材料を夫々用いることである。いずれの選定指針においても、2 つの導電性材料はその固有の抵抗率が夫々 $10 \text{ m}\Omega \cdot \text{cm}$ ($0.01 \Omega \cdot \text{cm}$) 以下のものを選ぶことが望ましい。以下、導電性材料選定指針別に本発明の概要を詳細に説明する。以下の説明では、第 1 の領域から第 3 の領域（第 3 と第 4 の領域間に導電材料層を設ける場合は、これを含めて）を下部電極、第 5 の領域を上部電極と名付ける。

1. 導電性材料選定指針 1

この指針は、本発明の第 1 の目的を達成するために、第 2 の領域と第 3 の領域を酸素の拡散および酸化反応を抑制できる 2 層導電性酸化物層として形成する（第 3 の目的）ことと、本発明の第 2 の目的を達成するために、酸素拡散及び酸化反応を抑制できる 2 層導電性酸化物層の製造方法を提供する（第 4 の目的）ことを夫々配慮したものである。

ここでは、上記第 1 の目的を達成するために、酸化物誘電体キャパシタを用いる半導体装置、特に、酸素欠損を有する導電性酸化物層を含む 2 層導電性酸化物

層などから構成される半導体装置の構造について、まず説明する。次に、金属層の特徴と具体的例、拡散防止非酸化物導電層の特徴と具体的例、酸化物誘電体の具体的例について、順次説明する。さらに、酸素欠損を有する導電性酸化物層を含む2層導電性酸化物層の特徴と具体的例を、上記第2の目的を達成するための手段、つまり、半導体装置の製造方法と合わせて、説明する。上記第3の目的を達成するための方法は、第1及び第2の目的を達成するための方法で、合わせて詳しく説明される。上記第4の目的を達成するための方法は、第2の目的を達成するための方法で、合わせて詳しく説明される。

まず、上記第1の目的を達成するための半導体装置について説明する。本発明の半導体装置は、キャパシタ絶縁膜として酸化物誘電体を用いる酸化物誘電体キャパシタを有する。第1図に、酸化物誘電体キャパシタの模式図を示す。第1図は、半導体装置の酸化物誘電体キャパシタの詳細構造を示すものではなく、キャパシタを構成する各層の積層をわかり易く示したものである。酸化物誘電体キャパシタは、基板上（第1図では基板側の方向10のみを示した。）に設けられた下部電極層11と、その上に設けられた酸化物誘電体層16と、さらにその上に設けられた上部電極層17とから構成される。そして、下部電極層11は導電性酸化物層12を含み、この導電性酸化物層は同一の結晶構造及び元素から構成されるが酸素に関する組成比のみが異なる隣接する2層14と15から構成される。つまり、隣接する2層の内、基板側に位置する導電性酸化物層14が酸素欠損を含む。この導電性酸化物層14と15が上記概念で説明した第2の領域と第3の領域に夫々対応する。

半導体装置においては、下部電極層11は、酸素欠損を含む導電性酸化物層14よりも基板側に位置する少なくとも一つ以上の層を含む下部電極層の構成要素13を介して、基板上に形成されたMOSトランジスタのソース領域又はドレイン領域と電氣的に接続される。この下部電極層の構成要素13の例について、第2図、第3図及び第4図を用いて以下に詳しく説明する。

第2図は、第1図における酸素欠損を含む導電性酸化物層14よりも基板側に

位置する下部電極層の構成要素 13 が、導電性の多結晶シリコン層 20 である場合の、酸化物誘電体キャパシタの構成を示す。ここで、導電性の多結晶シリコン層 20 は、上記概念で説明した第 1 の領域に対応する。従来構造において、酸化物を結晶化させるのに必要な典型的な条件、酸化性雰囲気中で 500℃以上、ではシリコンの酸化を免れないので、酸化物がシリコンと直接接触するような構造は好ましくないことを説明した。しかし、本発明では、多結晶シリコン層 20 に隣接する層が酸素欠損を含む導電性酸化物層 14 であることが鍵となり、第 2 図の構造が実現される。酸素欠損を有する導電性酸化物層 14 を含む 2 層導電性酸化物層 12 の特徴については後述する。

第 3 図は、第 1 図における酸素欠損を含む導電性酸化物層 14 よりも基板側に位置する下部電極層の構成要素 13 が、拡散防止非酸化物導電層 30 と導電性の多結晶シリコン層 20 である場合の、酸化物誘電体キャパシタの構成を示す。ここで、拡散防止非酸化物導電層 30 は、上記概念で説明した第 1 の領域と第 2 の領域との間に設けられた層に対応する。従来技術において、酸化物を結晶化させるのに必要な典型的な条件、酸化性雰囲気中で 500℃以上、では（従来構造 7）で見られるように、酸化物と拡散防止非酸化物導電層との間を貴金属で隔壁しても貴金属中の粒界を拡散する酸素により拡散防止非酸化物導電層の酸化を免れないので、酸化物が拡散防止非酸化物導電層と直接接触するような構造は好ましくないことを説明した。しかし、本発明では、拡散防止非酸化物導電層 30 に隣接する層が酸素欠損を含む導電性酸化物層 14 であることが鍵となり、第 3 図の構造が実現される。酸素欠損を有する導電性酸化物層 14 を含む 2 層導電性酸化物層 12 の特徴については後述する。

第 4 図は、第 1 図における酸素欠損を含む導電性酸化物層 14 よりも基板側に位置する下部電極層の構成要素 13 が、金属層 40 と拡散防止非酸化物導電層 30 と導電性の多結晶シリコン層 20 である場合の、酸化物誘電体キャパシタの構成を示す。ここで、金属層 40 と拡散防止非酸化物導電層 30 は、上記概念で説明した第 1 の領域と第 2 の領域との間に設けられた層に対応する。従来技術にお

いて、酸化物を結晶化させるのに必要な典型的な条件、酸化性雰囲気中で500℃以上、では、酸素が金属層40を介して拡散して拡散防止非酸化物導電層30を酸化する可能性があり、これを抑制するために金属層40の厚みを増大させる必要があることを説明した。しかし、本発明では、金属層40に隣接する層が酸素欠損を含む導電性酸化物層14であることが鍵となり、金属層の薄さに制限はなく第4図の構造が実現される。酸素欠損を有する導電性酸化物層14を含む2層導電性酸化物層12の特徴については後述する。

ここで金属層としては、耐酸化性に富む貴金属が候補として考えられる。具体的には、その中でも、耐酸化性に優れる白金、もしくは後に説明する導電性酸化物層に含まれる貴金属元素と同一の元素であるルテニウムもしくはイリジウム、以上3元素の内少なくとも一種の貴金属元素が好適である。

拡散防止非酸化物導電層として好適な材料について述べる。拡散防止非酸化物導電層としての条件は、もちろん導電性、耐酸化性、そしてシリコンに対する耐反応性である。候補として考えられる化合物群は窒化物（ナイトライド）、シリサイド（ケイ化物）、ホウ化物（ボライド）及びカーバイド（炭化物）である。シリコンに対する耐反応性については、これら化合物は安定で一般的に問題とならない。もちろん、例えば1000℃以上に半導体装置を加熱すれば、これら化合物の構成元素とシリコンが反応して高抵抗もしくは絶縁性の反応生成物が形成される可能性は否定されない。しかし、半導体装置における酸化物誘電体キャパシタの形成を含む後工程では、加熱条件は最高でも800℃で数分程度と、相互拡散による反応生成物が形成されるには十分な温度及び時間条件ではないので、シリコンに対する耐反応性については懸念されない。耐酸化性については、本発明における2層導電性酸化物層の内、酸素欠損を含む導電性酸化物層が拡散防止非酸化物導電層と隣接する場合（第3図）には、全く問題とならない。後述するように、酸素欠損を含む導電性酸化物層の形成条件が非酸化性雰囲気であること、かつ酸素欠損を含む導電性酸化物層が酸素の拡散経路に対する障壁となることなどの理由による。また、酸素欠損を含む導電性酸化物層が金属層を介して拡散防止非酸

化物導電層と積層する場合（第4図）には、拡散防止非酸化物導電層が酸化物層と一層離れることになるので、より問題とならない。同時に、金属層が拡散防止非酸化物導電層と隣接することは従来例からも問題とならない。

拡散防止非酸化物導電層の具体的例を述べる。窒化物としては、Ti、Ta、Zr、Nb、V、及びWの内少なくとも1種の金属を含む窒化物が導電性に富むので良好である。他にも、Ti等のシリサイド、La等のホウ化物、Ti等のカーバイドなどが好ましい。

酸化物誘電体層として好適な材料について述べる。ここで、酸化物誘電体材料は強誘電体材料である場合も当然含み、さらに、その材料が特に限定される理由はない。しかし、いくつかの既知材料を挙げておく。チタニウムを中心元素とする酸化物誘電体としては、チタニウムの一部もしくは全部をジルコニウムで置換したチタン酸ジルコン酸鉛、この鉛の一部もしくは全部をバリウムで置換して得られるチタン酸ジルコン酸バリウム鉛、アルカリ土類元素のみを含むチタン酸バリウムストロンチウム、などが典型例である。層状構造からなるビスマス系誘電体としては、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ などのビスマス層状誘電体が典型例である。

但し、ここで列挙した例に限らず、広く既知の酸化物誘電体、酸化物強誘電体及び今後発見されるかもしれない新規な酸化物誘電体、酸化物強誘電体などが、酸化物誘電体層として利用され得る。

次に、第2図から第4図の構造の説明で後述するとした、酸素欠損を有する導電性酸化物層を含む2層導電性酸化物層12の特徴について説明する。ここではその特徴を、本発明の第2の目的である半導体装置の製造方法、第3の目的である酸素の拡散及び酸化反応を抑制し得る2層導電性酸化物層の機能、及び第4の目的である2層導電性酸化物層の製造方法、を合わせて達成するために、2層導電性酸化物層の構造、機能及び製造方法を総括して説明する。

既に説明したように、誘電体や電極などの酸化物層を形成する上で問題となるのは、酸化物層を形成するために必須とされる酸化性雰囲気、既に積層された拡散防止非酸化物導電層及び多結晶シリコンを酸化することである。ここで強調

すべきことは、酸化物とシリコン、あるいは酸化物と拡散防止非酸化物導電層が反応するのではないということである。酸化物の標準生成自由エネルギーの大きさから、Sr や Ca のアルカリ土類元素や Ru、Ti の遷移元素の酸化物は Si の酸化反応よりもずっと安定である。さらに、遷移金属の窒化物、シリサイド、ホウ化物やカーバイドから構成される拡散防止非酸化物導電層も、やはり自由エネルギーの観点から酸化物と反応して酸化されるとは考えにくい。むしろ、酸化物層を形成する雰囲気中の酸化活性ガスによってそれらは酸化されるのである。そこで、半導体装置を構成する他の要素を酸化しないという意味での非酸化性雰囲気中で酸化物層を形成できれば、大きな問題解決になると考えた。

酸化物誘電体キャパシタを構成する酸化物誘電体（強誘電体を含む）や導電性酸化物電極などの酸化物薄膜は、一般的に、酸化性雰囲気中で形成される。これは主に、非酸化性雰囲気中では酸化物が化学的に不安定なために、酸化物薄膜が形成されないか形成可能であっても十分な特性が得られないか、のいずれかの常識的な理由による。確かに、鉛やビスマスといった 4 及び 5 属の典型元素を含む酸化物強誘電体においては、これら元素の蒸気圧が高いために不十分な酸化条件での薄膜形成は、選択的な蒸発つまり組成変動を引き起こす。同時に、目的化合物以外の分解生成物が混在することで、強誘電特性は大きく低下する。さらに、非酸化性雰囲気は化合物中に酸素欠損を導入する。チタニウムやジルコニウムなどの 4 属の遷移元素を含む酸化物誘電体では、酸素欠損は誘電率の低下ひいてはリーク電流の原因となる。従って、酸化物誘電体については、その薄膜を非酸化性雰囲気中で形成することは現実的ではない。

しかし、酸化物誘電体キャパシタを構成するもう一つの酸化物、導電性酸化物電極については、非酸化性雰囲気中での形成で酸素欠損が化合物中に導入されかつ分解生成物が混在しても電極特性あるいは半導体装置への影響が小さい限りは、その薄膜を非酸化性雰囲気中で形成できると考えた。つまり、酸素欠損は電荷担体の濃度を減少もしくは増大させると同時に移動度を変化させるなど抵抗率を増大させるが、電極層としての抵抗率が確保されていれば問題はない。

また、非酸化性雰囲気中で薄膜形成することによって、若干の分解生成物が共存して抵抗率が增大しても、電極層としての抵抗率が確保されていればやはり問題はない。

第1図で導電性酸化物層12が隣接する下部電極層の構成要素13は、第2図では多晶シリコン層20、第3図では拡散防止非酸化物導電層30、第4図では金属層40を介して拡散防止非酸化物導電層30である。これら層の酸化を抑制するために、導電性酸化物層12が下部電極層の構成要素13（20、30、40）と隣接する側14を非酸化性雰囲気中で形成すれば良いと考えた。そして、ある膜厚まで層14が形成されれば、層を形成する条件のうち酸化力、例えば酸素圧力や酸化性ガスの種類のみを変化させて連続して酸化性雰囲気中で導電性酸化物層12の残りの層15を形成すれば良い。つまり、導電性酸化物層12は隣接する2層14と15から構成され、この2層は同一の結晶構造及び元素から構成されるが酸素に関する組成比のみが異なり、この隣接する2層の内下部電極層の構成要素13側つまり基板10側に位置する層14が酸素欠損を含む。

導電性酸化物層14が非酸化性雰囲気中で形成されるので、隣接する下部電極層の構成要素13（多晶シリコン層20、拡散防止非酸化物導電層30、金属層40）は酸化されない。また、一旦形成された酸素欠損を含む導電性酸化物層14は標準生成自由エネルギーの観点からも安定であるので、下部電極層の構成要素13（20、30、40）はやはり酸化されない。さらに、第4図の例で見られるように金属層40が挿入される場合でも、酸素の拡散によって拡散防止非酸化物導電層30が酸化される懸念がないので、その厚さを限りなく薄くすることができる。

酸素欠損を含む導電性酸化物層14の形成に続いて、酸化性雰囲気中で導電性酸化物層15及び酸化物誘電体層16を形成する時にも、導電性酸化物層14が酸素欠損を含むことで、それが酸素の拡散緩衝層として機能する。つまり、一つには、酸素欠損を含む導電性酸化物層14の表面が活性な酸化性ガスにさらされても、導入された酸素欠損が酸素イオンの拡散を緩衝すると同時に、拡散する酸

素イオンを捕獲する。もう一つは、繰り返しになるが、形成された導電性酸化物層 14 自体が標準生成自由エネルギーの観点から安定であるので、下部電極層の構成要素 13 (20、30、40) に対してやはり酸化防止層として機能する。

従って、非酸化性雰囲気中で形成される酸素欠損が導入された導電性酸化物層を含む 2 層導電性酸化物層は、優れた酸化抑止膜及び酸素拡散防止層として機能する。

非酸化性雰囲気中で形成する酸素欠損を含む導電性酸化物層 14 の厚さについては、下部電極層の構成要素 13 (20、30、40) を完全に被覆し、続く酸化性雰囲気中での導電性酸化物層 15 及び酸化物誘電体層 16 の形成によって下部電極の構成要素 13 (20、30、40) が酸化されないという観点から 10 nm 以上であることが好ましい。上限については特に厚さの制限はない。導電性酸化物層 12 のすべてが非酸化性雰囲気中で形成された酸素欠損を含む導電性酸化物層 14 で構成されても良い。ただし、続く酸化物誘電体層 16 は当然酸化性雰囲気中で形成されるので、酸化物誘電体層 16 と隣接する導電性酸化物層 14 の界面は酸化され、結果として、界面に薄い層 15 が形成される。従って、やはり 2 層導電性酸化物層 12 が形成される。

ここで、2 層導電性酸化物層の製造方法に関して非酸化性雰囲気に言及する。確実な非酸化性雰囲気は水素ガスなど還元性ガスを含む雰囲気である。しかし、そういった還元性雰囲気では、酸化物薄膜が形成される過程で積極的に薄膜成長中の酸素が奪われるために、薄膜が金属状態まで還元される可能性が高い。より穏やかな非酸化性雰囲気は、アルゴンやヘリウムなどの希ガスや窒素などの不活性ガス雰囲気、あるいは酸素 (O_2)、一酸化窒素 (N_2O)、二酸化窒素 (NO_2)、オゾン (O_3) などの酸化性ガスを意図的に導入しない真空状態である。また、下部電極層の構成要素 13 が拡散防止非酸化物導電層 30 (金属層 40 の場合も含まれる) で、さらにこれから形成しようとする導電性酸化物層の方が拡散防止非酸化物導電層 30 よりも酸素に対する反応性に富む場合には、酸素、一酸化窒素、二酸化窒素、オゾンなどの酸化性ガスをわずかに含む微酸化性の雰囲気を適用す

ることができる。つまり、従来技術で説明したように顕著な酸化性雰囲気では拡散防止非酸化物導電層が酸化される可能性が高いが、わずかな酸化性ガスしか含まれない雰囲気では、拡散防止非酸化物導電層は酸化されないままに酸素欠損を含む導電性酸化物層を形成し得る。これは、既に化合物を形成している拡散防止非酸化物導電層と導電性酸化物層との間に、酸化反応に対するエネルギー障壁が存在することによる。

具体的な非酸化性雰囲気は、導電性酸化物層を形成する個々の薄膜形成法に依存する。まず、希ガスや不活性ガス雰囲気中及び真空中で酸化物薄膜を形成する時には、成長雰囲気から一切の酸素が供給されないために、薄膜形成源が酸素を含む必要がある。この範疇には、焼結体酸化物ターゲットを用いるスパッタリング法、焼結体酸化物ターゲットを用いるレーザ蒸着法、酸化物蒸発源を用いる電子ビーム蒸着法、などが考えられる。スパッタリング法は放電ガスを必要とするので、純度 3 N (99.9 %) 以上のアルゴン (Ar) ガスを数ミリから数十 mTorr 程度導入すれば良い。純度の低いガスは不安定な放電や異相の析出など予期せぬ結果をもたらすので好ましくない。レーザ蒸着法では真空中で酸化物薄膜を形成することができる。もちろん、スパッタリング法と同様に希ガスを導入しても支障はないが、原理的には何ら意味はない。酸化物蒸発源を用いる電子ビーム蒸着法でも真空中で薄膜を形成することができる。ここで言う真空とは、酸素、一酸化窒素、二酸化窒素、オゾンなどの酸化性ガスを意図的に導入せず真空排気機器によって達成される状態を示す。圧力条件は、レーザ蒸着法と電子ビーム蒸着法の双方とも非酸化性雰囲気の点から 1 μ Torr 以下であることが好ましい。

次に、酸素、一酸化窒素、二酸化窒素、オゾンなどの酸化性ガスをわずかに含む微酸化性の雰囲気中、拡散防止非酸化物導電層上（金属層を介する場合を含む。）に酸化物薄膜を形成する方法は、上記すべての薄膜形成法に適用することができる。スパッタリング法では放電ガスに酸化性ガスを混入させれば良く、レーザ蒸着法では酸化性ガスを導入すれば良い。真空中での電子ビーム蒸着法では蒸発源は酸化物に限定されたが、微酸化性雰囲気の場合には金属蒸発源も用いること

ができる。したがって、加熱源も電子ビームに限定されずエフュージョンセル（Kセル）などのヒータを用いても良い。圧力については、スパッタリング法、レーザー蒸着法、電子ビーム及びヒータを用いる蒸着法すべてにおいて、非酸化性雰囲気からの観点から導入する酸化性ガスの全圧もしくは分圧が $10 \mu \text{Torr}$ 以下であることが好ましい。

以上の考えをもとに、導電性酸化物の中から、（a）室温での抵抗率が $0.01 \Omega \cdot \text{cm}$ 以下、（b）非酸化性雰囲気、典型的な条件として酸素圧力 $1 \mu \text{Torr}$ かつ 700°C で安定、という条件に適合する導電性酸化物を、数多くの導電性酸化物が知られているルチル構造、ペロブスカイト構造、 ReO_3 構造の中から調べ以下の結果を得た。

まず、上の条件（b）を満たす観点からは、導電性酸化物を構成する中心陽イオンが多価イオンであることは望ましくない。従って、まず Cr、Mn、Fe、Co、Ni、Cu、V を含む導電性酸化物は除外される。

ルチル構造をとる導電性酸化物としては、 RuO_2 、 IrO_2 、の二つが挙げられる。

ペロブスカイト構造をとる導電性酸化物としては、Ru（ルテニウム）を中心元素とする CaRuO_3 及び SrRuO_3 、Ti（チタニウム）を中心元素とする SrTiO_3 の Sr の一部を 0.5 重量%以上かつ 4.0 重量%以下の量の La で置換した（La、Sr） TiO_3 、の三つが挙げられる。

ReO_3 構造をとる導電性酸化物としては、 ReO_3 が挙げられる。

非酸化性雰囲気中で導電性酸化物を形成する時には、酸素欠損が導入されることを上に述べた。熱平衡状態では点欠陥としては 0.1%以下のわずかの酸素欠損しか導入されないが、薄膜形成は非平衡状態で進行することが多いので熱平衡状態とは異なり、過剰の酸素欠損が凍結されやすい。しかし、薄膜固有の酸素欠損濃度を測定することは現時点の分析技法でも困難を極めるので、厳密な数値で許される酸素欠損濃度を定義することは事実上できない。一方、X線ディフракトメータによる非酸化性雰囲気中で形成した薄膜の構造解析では、結晶構造が確認されると同時に顕著な不純物は確認されず、ICPS（誘導結合プラズマ分光法）に

よる組成分析では陽イオンの化学量論組成が確認された。この時、抵抗率は同じ薄膜を酸化性雰囲気中で形成する場合よりも最大で一桁近く増大した。このことは、酸素欠損が導入されていることを示唆する。

そこで、非酸化性雰囲気中で形成された薄膜について、許される酸素欠損の濃度を目的の構造が安定に存在し得るという条件で定義する。具体的には以下の通りである。ルチル構造においては、Ru 及び Ir の遷移元素を M で表現した酸素欠損を含む化学式 MO_{2-x} において、酸素欠損量、 x 、が 0 よりも大きくかつ当該のルチル構造を安定に維持し得る値よりも小さい、と定義する。ペロブスカイト構造においては、Ru 及び Ti の遷移元素を M で、Ca、Sr 及び La 元素を A で表現した酸素欠損を含む化学式 AMO_{3-x} において、酸素欠損量 x が 0 よりも大きくかつ当該のペロブスカイト構造を安定に維持し得る値（上限値）よりも小さいと定義する。この時、酸素欠損の導入によって陽イオン間に相互置換型格子欠損が導入されて格子定数が標準バルク値よりも増大するような場合でも、その基本骨格はペロブスカイト構造の範疇にあるとみなす。ReO₃ 構造においては、酸素欠損を含む化学式 ReO_{3-x} において、酸素欠損量 x が 0 よりも大きくかつ当該の ReO₃ 構造を安定に維持し得る値よりも小さいと定義する。

酸素欠損の導入は、導電性酸化物の抵抗率を最大で一桁近く増大させるが、酸化物を電極として用いるのに十分低い抵抗を維持していた。例えば、 $SrRuO_{3-x}$ では、抵抗率は一桁近く増大したが、絶対値として数 $m\Omega \cdot cm$ の小さい抵抗率が得られた。 IrO_{2-x} 、 RuO_{2-x} 、 ReO_{3-x} では、抵抗率の増大は最大で 2 倍程度と小さかった。つまり、上で例示した導電性酸化物を非酸化性雰囲気中で形成しても、電極層へ適用する上では十分な抵抗率が保持されることが確認された。

非酸化性雰囲気中で導電性酸化物を形成する時には、分解生成物が共存する可能性を上述べた。 RuO_2 及び IrO_2 のルチル構造、及び ReO_3 は一種類の遷移元素のみを含む単元素酸化物であるので、分解して他の化合物が形成される懸念はない。他方、 AMO_3 で表されるペロブスカイト構造はアルカリ土類元素を主体とする元素 A と遷移元素からなる元素 M で構成される複酸化物であるので、非酸化性雰

雰囲気かつ 700℃程度の高温では分解生成物が共存する可能性が大きい。実際、アルカリ土類として Ca を含むときには分解生成物として数%程度の CaO の存在が X 線ディフラクトメータで確認された。Sr を含む場合にも、より強い非酸化性雰囲気、つまりより高い温度かつより低い圧力では、SrO が分解生成物として観察された。しかし、いずれの場合でも室温での抵抗率への影響はほとんど認められなかった。これは導電性酸化物中に抵抗の高い分解生成物が分散する形で共存しており、電流は抵抗のより低い目的の導電性酸化物中を伝導するからと思われる。

但し、温度を室温より低下させたときには、分解生成物が存在しない場合には温度低下とともに抵抗率が低下する金属的な伝導が観察されたが、分解生成物が共存する場合には抵抗率が增大する伝導が観察された。これには、結晶粒界などにミクロに偏析する分解生成物の伝導特性が関与していると思われる。

いずれにしても、室温もしくは室温以上の温度では、分解生成物の共存による抵抗率の増大は、導電性酸化物層としてあるいは導電性酸化物層を用いる半導体装置として、許容される範囲であった。すなわち、ペロブスカイト構造をとる導電性酸化物は、 CaRuO_3 、 SrRuO_3 、 SrTiO_3 の Sr の一部を 0.5 重量%以上かつ 4.0 重量%以下の量の La で置換した (La、Sr) TiO_3 、と、当該酸化物を構成するアルカリ土類元素の酸化物、CaO もしくは SrO、との混合相であっても良い。

ここまでで、本発明の第 1 の目的を達成するための手段、酸化物誘電体をキャパシタ絶縁膜に用い、かつ 2 層の導電性酸化物層を電極構成要素として用いる半導体装置の特徴について述べ、本発明の第 2 の目的を達成するための手段、そのような半導体装置を製造する方法の内、2 層導電性酸化物層の製造方法について述べ、本発明の第 3 の目的を達成するための手段、酸素の拡散及び酸化反応を抑制し得る 2 層導電性酸化物層の特徴について述べ、本発明の第 4 の目的を達成するための手段、2 層導電性酸化物層の製造方法について合わせて述べた。

最後に、本発明の第 2 の目的を達成するための手段、そのような半導体装置を製造する方法について述べる。本発明の半導体装置の製造方法は、第 1 図から第 4 図を用いてその構造を説明した様に多結晶シリコン、拡散防止非酸化物導電層、

金属層、及び2層導電性酸化物層から構成される下部電極層を基板上に形成する工程を含む。通常、多結晶シリコン層は化学気相成長法により、拡散防止非酸化物導電層はスパッタリング法や蒸着法やCVD法により、金属層はスパッタリング法により形成されるが、ここに挙げた形成法は一例であって特に限定されるものではない。2層導電性酸化物層の形成法については、上記で詳細に説明したとおりである。また、下部電極層を構成する各層の具体的な化合物についても、上記で詳細に説明したとおりである。

この下部電極層の上に酸化物誘電体層を形成し、さらにその上に上部電極層を形成することによって、これら上部及び下部電極層に酸化物誘電体層が挟まれた構造の酸化物誘電体キャパシタが形成される。酸化物誘電体層を構成する具体的な化合物は、上記で詳細に説明したとおりである。酸化物誘電体層は、アルコキシドを原料として用いるゾルゲル法、蒸着法、化学気相成長法、スパッタリング法などによって形成可能であり、その形成法は特に限定されない。上部電極層は、誘電体キャパシタの電流－電圧特性の対称性および強誘電体キャパシタの分極ヒステリシス曲線の対称性を重んじる立場からは、下部電極層に用いられたのと同じ導電性酸化物であることが望ましい。しかし、下部電極層とは異なる導電性酸化物、あるいは白金、ルテニウムやイリジウムに代表される貴金属が上部電極層として用いられても、半導体装置の機能としては何ら問題はない。上部電極層として用いられる導電性酸化物の形成は、スパッタリング法、蒸着法、ゾルゲル法、化学気相成長法など種々の薄膜形成法によって可能であり、特に限定されない。上部電極層として貴金属が用いられるときも、その形成法は特に限定されない。

酸化物誘電体キャパシタ、つまり、下部電極層を形成するに先立ち、基板上にはMOSトランジスタの1部が形成される。このMOSトランジスタのソース領域またはドレイン領域と下部電極層とは、MOSトランジスタを形成した半導体基板を被覆する絶縁層中に穿孔されたコンタクトホール内に埋め込まれた導電性物質を介して、電気的に接続される。このコンタクトホールに埋め込まれる導電性物質としては、化学気相成長法で形成された多結晶シリコンが用いられることが

多いが、やはり形成法及び埋め込み物質は限定されるものではない。

2. 導電性材料選定指針 2

この指針は、特に（従来技術 7）の構成に基づき、本発明の第 1 の目的並びに本発明の第 2 の目的を達成することを夫々配慮したものである。

上記第 1 の目的を達成するために、本発明の半導体装置は、基板上に、窒化チタニウムアルミニウム層を含む下部電極層と、その上に設けられた酸化物誘電体層と、さらにその上に設けられた上部電極層とからなる酸化物誘電体キャパシタが配置される。下部電極層の構造として 2 つの断面模式構造を第 5 図と第 6 図に与える。図は、半導体装置の酸化物誘電体キャパシタの詳細構造を示すものではなく、キャパシタを構成する各層の積層をわかりやすく示したものである。

第 5 図では、下部電極層 11 は、多結晶シリコン層 20 の上に積層した窒化チタニウムアルミニウム層 50 とさらにその上に積層する金属層 40 とから構成される。ここで、導電性の多結晶シリコン層 20 は上記概念で説明した第 1 の領域に対応する。窒化チタニウムアルミニウム層 50 は上記概念で説明した第 2 の領域に対応する。金属層 40 は上記概念で説明した第 3 の領域に対応する。第 6 図では、第 5 図に示した下部電極層 11 の構成要素に加えてさらに導電性酸化物層 60 が積層される。この導電性酸化物層 60 は上記概念で説明した第 3 の領域と第 4 の領域との間に設けられた領域に対応する。

また、下部電極層 11 は基板上に形成された半導体素子の所望の領域、例えば、MOS トランジスタのソースまたはドレイン領域と電氣的に接続される。

拡散及び酸化反応を防止する窒化チタニウムアルミニウム層 50 の機能について説明する。従来技術で説明したように、これまで検討されてきた拡散及び酸化反応防止層としての窒化チタニウムは、酸素に対する耐反応性が弱くこれを補うためにさらに白金などの金属層を介在させることが必須とされてきた。しかも、白金中を粒界拡散する酸素の拡散時間を確保するために、200 nm 近い厚さの白金層が必要とされた。一方で、高い導電性を示しかつある程度の酸化防止層として機能する窒化チタニウムは捨てがたい魅力を有する。そこで、窒化チタニウムに

第2の金属元素を添加することによって耐酸化性を向上させる可能性を検討した結果、アルミニウムを添加した窒化チタニウムにおいて、著しい耐酸化性が見出された。

窒化物が酸化されて酸化物に変化する反応は、酸素が窒化物中の窒素と置換する反応によると考えられている。つまり、定性的には、窒化物と酸化物の間のエネルギー障壁の高さがこの置換反応を支配していると考えて良い。本発明で得られた窒化チタニウムアルミニウムにおいて、酸素に対する耐反応性が向上することは、このエネルギー障壁を高くする効果によると考えられる。その化学的根拠によらず窒化チタニウムのチタニウムの一部をアルミニウムで置換することによって、酸化防止層として十分に機能し得ることが見出された。この耐酸化性の点からは、窒化チタニウムアルミニウムの化学式を $(\text{Ti}_{1-x}\text{Al}_x)_{1-y}\text{N}_y$ で表した時、 x は 0.2 以上であることが望ましく、 y は 0.4 以上であることが望ましい。 x が 0.2 よりも小さい時には耐酸化性の向上が見られない。 y が 0.4 よりも小さいと X 線回折測定において酸化による TiO_2 が観察された。

窒化アルミニウムは高抵抗体であるので、チタニウムの一部をアルミニウムで置換することにより、抵抗率は増大する。半導体装置の電極として利用し得る観点から、抵抗率は $10\text{ m}\Omega \cdot \text{cm}$ 以下であることが望ましい。従って、化学式を

$(\text{Ti}_{1-x}\text{Al}_x)_{1-y}\text{N}_y$ で表した時、 x は 0.5 以下であることが望ましく、 y は 0.4 以上 0.6 以下であることが望ましい。また、異相が析出すると電極としての不均一が生じて微細なメモリセルを構築できなくなる。この点からは、 x は 0.6 以下であることが望ましく、 y は 0.2 以上 0.6 以下であることが望ましい。

以上をまとめると、化学式、 $(\text{Ti}_{1-x}\text{Al}_x)_{1-y}\text{N}_y$ 、で表される窒化チタニウムアルミニウムにおいて、 x は 0.2 以上 0.5 以下であることが望ましく、 y は 0.4 以上 0.6 以下であることが望ましい。

窒化チタニウムアルミニウム層に要求されるもう一つの機能、即ち拡散防止層については、本質的に母化合物である窒化チタニウムの構造が堅持されているので拡散防止効果は窒化チタニウムと同等であり、特に問題は見出されなかった。

第5図及び第6図に示される窒化チタニウムアルミニウム層を被覆する金属層40は、耐酸化性に富む貴金属群、白金、イリジウム、ルテニウムより選ばれた少なくとも一種であることが望ましい。窒化チタニウムを酸化防止層として用いる従来構造では、200 nm 近い厚さの金属層が要求された。しかし、本発明の窒化チタニウムアルミニウムを用いる場合には、耐酸化性の向上が図られているので、金属層の厚さは窒化チタニウムアルミニウム表面を十分に被覆し得る厚さ、例えば30 nm あれば十分である。

第5図に示す構造では金属層40上に酸化物誘電体層16が形成されるが、第6図に示すように酸化物誘電体層16と金属層40との間に導電性の酸化物層60が下部電極の構成要素として挿入されても良い。導電性酸化物層を酸化性雰囲気中で形成する時の条件は、通常、酸化物誘電体層の形成条件と同等であるので、窒化チタニウムアルミニウム層に要求される耐酸化性もまた同等と考えて良い。導電性酸化物層としては、金属層に用いられるのと同じ貴金属群の元素を含むことで金属層との界面での接合性を良好にするという観点から、 IrO_2 、 RuO_2 、 SrRuO_3 、 ReO_3 より選ばれた少なくとも一種であることが望ましい。

酸化物誘電体層16として好適な材料について述べる。ここで、酸化物誘電体材料が特に限定される理由はない。しかし、いくつかの既知材料を挙げておく。チタニウムを中心元素とする酸化物誘電体としては、チタニウムの一部もしくは全部をジルコニウムで置換したチタン酸ジルコン酸鉛、この鉛の一部もしくは全部をバリウムで置換して得られるチタン酸ジルコン酸バリウム鉛、アルカリ土類元素のみを含むチタン酸バリウムストロンチウム、などが典型例である。層状構造からなるビスマス誘電体としては、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ などのビスマス層状誘電体が典型例である。ただし、ここで列挙した例に限らず、広く既知の酸化物誘電体、酸化物強誘電体及び今後発見されるかもしれない新規な酸化物誘電体、酸化物強誘電体などが、酸化物誘電体層として利用され得る。

上部電極層17は、導電性物質であれば、金属もしくは酸化物にとらわれない。金属であれば下部電極層中の金属層40の説明で上記に列挙した一連の貴金属を

利用可能である。酸化物であれば下部電極層中の導電性酸化物層 60 の説明で上記に列挙した一連の酸化物を利用可能である。但し、上部電極層 17 の材料は限定されるものではない。

次に、上記第 2 の目的を達成するために、本発明の半導体装置の製造方法は、スパッタリング法を用いて窒化性雰囲気中で窒化チタニウムアルミニウム拡散及び酸化防止層を含む下部電極層を基板上に形成する工程を有する。スパッタリングターゲットとしては、チタニウムアルミニウム合金からなる金属ターゲット、チタニウムターゲット上にアルミニウム金属もしくは窒化アルミニウムを並べた複合ターゲット、アルミニウムターゲット上にチタニウム金属もしくは窒化チタニウムを並べた複合ターゲット、アルミニウムターゲットとチタニウムターゲットを各々別に配置して同時にスパッタリングするデュアルターゲット、窒化チタニウムアルミニウムからなる窒化物ターゲット、窒化チタニウムターゲット上にアルミニウム金属もしくは窒化アルミニウムを並べた複合ターゲット、窒化アルミニウムターゲット上にチタニウム金属もしくは窒化チタニウムを並べた複合ターゲット、窒化アルミニウムターゲットと窒化チタニウムターゲットを各々別に配置して同時にスパッタリングするデュアルターゲット、など、種々のターゲットを利用可能である。スパッタリング放電として、直流及び交流いずれでも良いが、窒化アルミニウムは抵抗が大きいのでこれをターゲットとして用いる場合には、RF 放電が必要である。

窒化チタニウムアルミニウム拡散及び酸化防止層をスパッタリング法を用いて形成する時の雰囲気は、少なくとも放電ガスと窒素ガスを含む必要がある。放電ガスとしては希ガスを用い、通常経済性を考慮してアルゴンガスを用いる。含まれる窒素ガスは、十分な窒化反応と高いスループット（速い成膜速度）の点から、10 から 90 モル%含まれる。さらに、装置及び環境に制約が無ければ、窒化を促進すると同時に酸化を抑制する目的で数%程度のアンモニアガスが含まれても良い。

窒化チタニウムアルミニウム拡散及び酸化防止層をスパッタリング法を用いて形成する温度は、室温以上 600℃ 以下であることが望ましい。勿論、室温といっ

ても試料の温度を室温に維持するという意味ではなく特に試料に対して冷却も加熱もしないという意味であって、スパッタリング中に試料がさらされる自然昇温は許される。試料を600℃を越えて加熱して形成すると、X線回折測定により窒化アルミニウム(AlN)が分離生成するのが観察された。

さらに上記第2の目的を達成するために、本発明の半導体装置の製造方法は、窒化チタニウムアルミニウム拡散及び酸化防止層上に金属層、もしくは金属層と導電性酸化物層を順次積層して下部電極層を完成させる工程を含む。この下部電極層上に酸化物誘電体層を形成しさらに上部電極層を積層して、上部及び下部電極層に酸化物誘電体層が挟まれた構造を有する酸化物誘電体キャパシタが形成される。ここで、金属層はスパッタリング法、蒸着法などいずれの方法によって形成されても良い。導電性酸化物層及び酸化物誘電体層についても、スパッタリング法、反応性蒸着法、レーザーアブレーション、化学気相成長法、ゾルゲル法など、その形成法は特に制約されない。上部電極層もまた今ここで列挙したいずれの方法によって形成されても良い。

酸化物誘電体キャパシタ、つまり、下部電極層を形成するに先立ち、基板上にはMOSトランジスタの1部が形成される。このMOSトランジスタのソース領域またはドレイン領域と下部電極層とは、MOSトランジスタを形成した半導体基板を被覆する絶縁層中に穿孔されたコンタクトホール内に埋め込まれた導電性物質を介して、電氣的に接続される。このコンタクトホールに埋め込まれる導電性物質としては、化学気相成長法で形成された多結晶シリコンが用いられることが多いが、やはり形成法及び埋め込み物質は限定されるものではない。

3. 本発明により実現できる半導体装置の特徴

上述の2つの導電性材料指針に基づく本発明の実施により実現できる半導体装置は、ともに次のような特徴を有する。

その特徴とは、導電性を有する半導体材料からなる第1の領域(半導体基板又は半導体薄膜等)と、第1の領域に接合され且つ第1の導電性材料からなる第2の領域と、第2の領域に接合され且つ第2の導電性材料からなる第3の領域と、

第3の領域に接合され且つ酸化物の誘電体材料からなる第4の領域と、第4の領域に接合され且つ導電性材料からなる第5の領域を含む半導体装置において、第1の領域の抵抗率の平均値はこれを構成する半導体材料の抵抗率と、第2の領域の抵抗率の平均値はこれを構成する第1の導電性材料の抵抗率と、夫々略等しいことである。この特徴は、第1の領域から第3の領域までの電気抵抗が夫々の領域を形成する半導体材料又は導電性材料の抵抗率と各領域における電流経路の長さ（これらの領域が垂直に積層されている場合なら各領域の層厚）により一義的に決まることでもある。即ち、本発明の実施により、従来技術で問題となっている第1の領域又は第2の領域における高抵抗物質の形成を略回避できるため、これらの領域での電氣的な抵抗値の上昇を抑え、各領域の抵抗率は勿論、第1から第3の領域に到る電流経路における平均的な抵抗率をも $0.01 \Omega \cdot \text{cm}$ 以下に設定できる。

このため、本発明によれば、酸化物誘電体や導電性酸化物を形成する際に、これと隣接する多結晶シリコン層、および窒化物などからなる拡散防止非酸化物導電層を酸化することなく、メモリセルを形成することができる。これによって、電極の界面抵抗や接触抵抗を低減することが可能となり、高集積化に適した微細なメモリセルを有する半導体装置を得ることができる。また、200 nm 以上の厚さの白金などの金属層を耐酸化防止の目的で形成する必要がなく、さらに、下部電極の厚さを薄くすることでキャパシタ全体の厚さやアスペクト比を低減することが可能であるので、サブミクロン領域の微細加工、たとえばギガビット級のリソグラフィ技術を用いて形成されるような微細なメモリセルを有する半導体装置を得ることができる。

図面の簡単な説明

第1図は、2層導電性酸化物層を下部電極層に含む酸化物誘電体キャパシタを示す図である。

第2図は、2層導電性酸化物層を多結晶シリコン層上に形成する酸化物誘電体キャパシタを示す図である。

第3図は、2層導電性酸化物層を拡散防止非酸化物導電層上に形成する酸化物誘電体キャパシタを示す図である。

第4図は、2層導電性酸化物層を金属層を介して拡散防止非酸化物導電層上に形成する酸化物誘電体キャパシタを示す図である。

第5図は、金属層上に酸化物誘電体層を積層する窒化チタニウムアルミニウム層を有する酸化物誘電体キャパシタを示す図である。

第6図は、導電性酸化物層上に酸化物誘電体層を積層する窒化チタニウムアルミニウム層を有する酸化物誘電体キャパシタを示す図である。

第7図は、2層導電性酸化物層を多結晶シリコン層上に形成する酸化物誘電体キャパシタの電気特性を示す図である。(a)は電極の抵抗、(b)は分極ヒステリシス曲線を示す図である。

第8図は、2層導電性酸化物層を窒化物層上に形成する酸化物誘電体キャパシタの電気特性を示す図である。(a)はTiN層を含む電極の抵抗、(b)はTa₂N₅層を含む電極の抵抗、(c)はTiN層を含むキャパシタの分極ヒステリシス曲線を示す図である。

第9図は、2層導電性酸化物層を金属層を介してTiN層上に形成する酸化物誘電体キャパシタの分極ヒステリシス曲線を示す図である。

第10図は、窒化チタニウムアルミニウムの組成範囲を示す図である。(a)は $(\text{Ti}_{1-x}\text{Al}_x)_{0.5}\text{N}_{0.5}$ におけるxの許容量、(b)は $(\text{Ti}_{0.6}\text{Al}_{0.4})_{1-y}\text{N}_y$ におけるyの許容量を示す図である。

第11図は、窒化チタニウムアルミニウム層を有する酸化物誘電体キャパシタの分極ヒステリシス曲線を示す図である。(a)は金属層上に酸化物誘電体層を積層する場合、(b)は導電性酸化物層上に酸化物誘電体層を積層する場合を示す図である。

第12図は、本発明の一発明の実施の形態の半導体装置の製造工程図を示す図

である。

第 13 図は、本発明の一発明の実施の形態の半導体装置の製造工程図を示す図である。

第 14 図は、本発明の一発明の実施の形態の半導体装置の製造工程図を示す図である。

第 15 図は、本発明の一発明の実施の形態の半導体装置の平滑化までの工程図を示す図である。

第 16 図は、2 層導電性酸化物層を多結晶シリコン層上に形成する半導体装置の製造工程図を示す図である。

第 17 図は、2 層導電性酸化物層を拡散防止非酸化物導電層上に形成する半導体装置の製造工程図を示す図である。

第 18 図は、2 層導電性酸化物層を金属層を介して拡散防止非酸化物導電層上に形成する半導体装置の製造工程図を示す図である。

第 19 図は、金属層上に酸化物誘電体層を形成する窒化チタニウムアルミニウム層を有する半導体装置の製造工程図を示す図である。

第 20 図は、導電性酸化物層上に酸化物誘電体層を形成する窒化チタニウムアルミニウム層を有する半導体装置の製造工程図示す図である。本発明の実施例 8 のシリコンウエハのスクライプ領域の断面構造を示した図である。

発明を実施するための最良の形態

本発明の最良の実施形態を、酸化物誘電体を用いたキャパシタの電極形成の観点と、このキャパシタを実際の半導体装置に形成する観点とに分けし、さらに発明の実施の形態毎に分けて説明する。前者の観点に基づく説明は、さらに上述の導電性材料の選定指針別に記載する。

§ 1. 酸化物誘電体キャパシタの電極形成

1-1. 導電性材料選定指針 1

半導体装置に好適な酸化物誘電体キャパシタの電極において、半導体層と誘電

体層の間に設けられる2つの導電性材料層に2層導電性酸化物層を選定する場合について、以下の発明の実施の形態1～3により関連図面を参照して説明する。

< 発明の実施の形態1 >

本発明の実施の形態は、第2図に示した2層導電性酸化物層12内の酸素欠損を含む導電性酸化物層14が多結晶シリコン層20上に直接形成される下部電極層11の構造について、下部電極層の抵抗及び酸化物強誘電体キャパシタの分極ヒステリシス曲線を測定した例である。

まず、15mm角の導電性シリコン基板10上に化学気相成長法を用いてリンをドーピングした厚さ150nmの非晶質シリコン膜を形成し、これを熱処理して導電性の多結晶シリコン層20を形成した。この基板上に2種類の試料を形成した。ひとつは、2mm角のメタルマスクを介して導電性酸化物層14と15を形成した後、電子線リソグラフィーにより100 μm 角に加工した試料で、電極抵抗の測定にこれを用いた。もうひとつは、導電性酸化物層14と15を基板表面全体に形成した後、酸化物誘電体層16と上部電極層17をそれぞれ4mm角、直径2mmのメタルマスクを介してピラミッド状に積層し、さらに、上部電極層17をホトマスクを用いてイオンミリングにより10 μm 角に加工したキャパシタ特性測定用の試料である。

導電性酸化物層14と15としては、 IrO_2 、 RuO_2 、 SrRuO_3 、Laを4重量%添加した SrTiO_3 、 ReO_3 をそれぞれ用いた（ここでは、化合物を明確にする目的で化学式を用いるので、酸素欠損量の記述は便宜的に省略する）。各酸化物層の形成法を以下に述べる。ただし、ここで説明する各酸化物の作製法は一例であって、相互に作製法を入れ替えても問題はない。

IrO_2 のみは電子ビーム蒸着法により形成した。まず、 IrO_2 の酸化物粉末を圧力成型器を用いて直径12mm厚さ10mmの円筒形に成型した後、酸素気流中1100℃で2時間焼成し、これを電子ビーム蒸着源として用いた。以下の成膜条件、基板加熱ヒータ温度600℃、成膜速度2nm/分、圧力0.1 μTorr 下で酸素欠損を含む IrO_2 層を5から50nm形成した後、酸素を70 μTorr の圧力まで導入すると

同時に基板加熱ヒータ温度を 580℃ に設定して 50 nm の IrO_2 層を積層し、2 層導電性酸化物層 12 を形成した。

IrO_2 以外の導電性酸化物層は、上記陽イオン組成からなる酸化物焼結体ターゲットを用いる RF マグネトロンスパッタリング法を用いて形成した。以下の成膜条件、基板加熱ヒータ温度 600℃、入射電力 1.5W/cm²、成膜速度 3 nm/分、純度 3 N の放電 Ar ガス圧力 3 mTorr 下で、膜厚 5 から 50nm の酸素欠損を含む導電性酸化物層を形成した。続いて、酸素をガス流量比 $\text{Ar}/\text{O}_2=9/1$ で導入すると同時に基板加熱ヒータ温度を 580℃ に設定して 50nm の導電性酸化物層を形成することにより、2 層導電性酸化物層 12 を形成した。

酸化物誘電体層 16 としてはビスマス系層状強誘電体の一つ、チタン酸ビスマス ($\text{Bi}_4\text{Ti}_3\text{O}_{12}$) を用い、RF マグネトロンスパッタリング法によりこれを形成した。ターゲットには上の陽イオン組成で表される焼結体を用いた。成膜条件は、基板加熱ヒータ温度 600℃、放電ガス/酸素ガス圧力比 $\text{Ar}/\text{O}_2=9/1$ 、全圧力 5 mTorr、入射電力 1.5W/cm²、成膜速度 5 nm/分、膜厚 200nm とした。但し、酸化物誘電体層の種類や製法は、本質的なキャパシタの物理特性にのみ影響し、2 層導電性酸化物薄膜への影響は見られなかった。上部電極層 17 には、電子ビーム蒸着法を用いて室温で蒸着した厚さ 100nm の金を用いた。

第 7 図 (a) に、下部電極層全体の抵抗 (縦軸) を、非酸化性雰囲気中で形成した酸素欠損を含む導電性酸化物層の厚さ (横軸) の関数として示した。抵抗は、酸化性雰囲気中で形成した導電性酸化物層と導電性シリコン基板との間の測定値である。いずれの導電性酸化物電極でも酸素欠損層の厚さが 5 nm の時には電極抵抗は著しく大きいので、多結晶シリコンが酸化されて高抵抗化しているのは明らかである。厚さが 5 nm から 10nm にかけて抵抗は急激に減少し、10nm 以上では抵抗はほぼ一定になる。多結晶シリコン表面の被覆率が增大すると同時に多結晶シリコンの酸化が抑制される効果が明白である。電極抵抗が酸化物電極の種類に依存するのは、導電性酸化物自体の抵抗率の違いが反映されているからである。

導電性酸化物材料単体の抵抗率は、別の単一膜で測定した結果では、 IrO_2 、

RuO_2 、 ReO_3 に関しては、数十 $\mu\Omega \cdot \text{cm}$ 程度、酸素欠損状態でもその 2 から 3 倍程度の低い抵抗率が得られた。 SrRuO_3 に関しては、酸素欠損の導入により 200 $\mu\Omega \cdot \text{cm}$ から数 $\text{m}\Omega \cdot \text{cm}$ までの増大にとどまった。 La を 4 重量% 添加した SrTiO_3 では、数百 $\mu\Omega \cdot \text{cm}$ から数 $\text{m}\Omega \cdot \text{cm}$ まで増大した。これらの結果は、第 7 図 (a) の傾向と一致しており、2 層導電性酸化物電極が多結晶シリコンと隣接して成長する場合でも、顕著な抵抗率の増大が生じていないことを支持する。

第 7 図 (b) に、酸素欠損層の厚さが 30nm であるときの各酸化物電極を用いた酸化物強誘電体キャパシタの分極ヒステリシス曲線を示す。ヒステリシス曲線の酸化物電極の種類による違いはほとんど見られない。第 7 図 (b) から明らかのように、多結晶シリコンと隣接する導電性酸化物層を非酸化性雰囲気中で形成することにより、酸化反応及び酸素の拡散が抑制され、基板から供給される電圧が有効に酸化物誘電体層に印加され得ることが立証される。

< 発明の実施の形態 2 >

本発明の実施の形態は、第 3 図に示した 2 層導電性酸化物層 12 内の酸素欠損を含む導電性酸化物層 14 が拡散防止非酸化物導電層 30 である導電性窒化物層上に形成される下部電極層 11 の構造について、下部電極層の抵抗及び酸化物強誘電体キャパシタの分極ヒステリシス曲線を測定した例である。

まず、15mm 角の導電性シリコン基板 10 上に化学気相成長法を用いてリンをドーピングした厚さ 150nm の非晶質シリコン膜を形成し、これを熱処理して導電性の多結晶シリコン層 20 を形成した後、拡散防止非酸化物導電層 30 として導電性窒化物層を表面全体に形成した。この下地上に 2 種類の試料を形成した。ひとつは、2mm 角のメタルマスクを介して導電性酸化物層 14 と 15 を形成した後、電子線リソグラフィーにより 100 μm 角に加工した試料で、電極抵抗の測定にこれを用いた。もうひとつは、導電性酸化物層 14 と 15 を基板表面全体に形成した後、酸化物誘電体層 16 と上部電極層 17 をそれぞれ 4mm 角、直径 2mm のメタルマスクを介してピラミッド状に積層し、さらに上部電極層 17 を電子線リソグラフィーにより 10 μm 角に加工したキャパシタ特性測定用の試料である。

ここでは、導電性窒化物（拡散防止非酸化物導電層 30）として TiN 及び TaN を用いた例を詳しく説明するが、Zr、Nb、V、W の窒化物についても形成法や得られる結果は同様であった。導電性窒化物層は金属ターゲットを用いる直流スパッタリング法により形成した。成膜条件は、基板加熱ヒータ温度 300℃、放電ガス／窒素ガス圧力比 $\text{Ar}/\text{N}_2=50/50$ 、全圧 4 mTorr、入射電力 400W、膜厚 40nm とした。金属ターゲットのかわりに窒化物ターゲットを用いる RF マグネトロンスパッタリング法を用いて導電性窒化物層を形成しても良い。成膜後、急速昇温加熱法（Rapid Thermal Annealing 法）を用いて、アンモニアガス雰囲気中 800℃で 2 分間熱処理して結晶化を促進した。

導電性酸化物層 14 と 15 としては、 IrO_2 、 RuO_2 、 SrRuO_3 、 CaRuO_3 、 ReO_3 をそれぞれ用いた（ここでは、化合物を明確にする目的で化学式を用いるので、酸素欠損量の記述は便宜的に省略する）。各酸化物層の形成法を以下に述べる。ただし、ここで説明する各酸化物の作製法は一例であって、相互に作製法を入れ替えても問題はない。

IrO_2 は RF マグネトロンスパッタリング法を用いて微酸化性雰囲気中で形成した。ターゲットはそれぞれ酸化物焼結体ターゲットを用いた。成膜条件は、基板加熱ヒータ温度 600℃、入射電力 $1.5\text{W}/\text{cm}^2$ 、放電ガスとして圧力 3 mTorr の純度 3 N の Ar ガス、微酸化性ガスとして流量比 $\text{Ar}/\text{N}_2\text{O}=100/1$ の N_2O ガス、である。この条件で膜厚 5 から 50nm の酸素欠損を含む導電性酸化物層を形成し、続いてガス流量比を $\text{Ar}/\text{N}_2\text{O}=9/1$ に下げると同時に全圧を 5 mTorr とし、基板加熱ヒータ温度を 580℃に設定して 50nm の導電性酸化物層を形成することにより、2 層導電性酸化物層 12 を形成した。

SrRuO_3 と CaRuO_3 は酸化物焼結体ターゲットを用いる RF マグネトロンスパッタリング法を用いて、Ar ガス雰囲気中で形成した。以下の成膜条件、基板加熱ヒータ温度 600℃、入射電力 $1.5\text{W}/\text{cm}^2$ 、純度 3 N の放電 Ar ガス圧力 3 mTorr 下で、膜厚 5 から 50nm の酸素欠損を含む導電性酸化物層を形成した。続いて、酸素をガス流量比 $\text{Ar}/\text{O}_2=9/1$ で導入すると同時に全圧を 5 mTorr とし、基板加

熱ヒータ温度を 580℃ に設定して 50nm の導電性酸化物層を形成することにより、2 層導電性酸化物層 12 を形成した。

RuO_2 と ReO_3 は反応性蒸着法により微酸化性雰囲気中で形成した。蒸着源として金属塊を用いた。以下の成膜条件、基板加熱ヒータ温度 600℃、成膜速度 1 nm/分、酸素圧力 5 μ Torr 下で酸素欠損層を 5 から 50nm 形成した後、酸素を 70 μ Torr の圧力まで導入すると同時に基板加熱ヒータ温度を 580℃ に設定して 50 nm の RuO_2 層、 ReO_3 層それぞれを積層し、2 層導電性酸化物層 12 を形成した。

酸化物誘電体層 16 としてはチタン酸ジルコン酸鉛 ($\text{Pb}(\text{Zr}_{0.5}\text{Ti}_{0.5})\text{O}_3$) を用い、RF マグネトロンスパッタリング法によりこれを形成した。ターゲットには上の陽イオン組成で表される焼結体を用いた。成膜条件は、基板加熱ヒータ温度 600℃、放電ガス/酸素ガス圧力比 $\text{Ar}/\text{O}_2=9/1$ 、全圧力 5 mTorr、入射電力 1.5W/cm²、成膜速度 5 nm/分、膜厚 200nm とした。但し、酸化物誘電体層の種類や製法は、本質的なキャパシタの物理特性にのみ影響し、2 層導電性酸化物薄膜への影響は見られなかったことを付記しておく。上部電極層 17 は、下部電極層と同じ導電性酸化物を酸化性雰囲気中で RF マグネトロンスパッタリング法を用いて形成した。膜厚は 80nm であった。

拡散防止非酸化物導電層 30 として TiN (第 8 図 (a)) 及び TaN (第 8 図 (b)) を用いた場合それぞれについて、下部電極層全体の抵抗 (縦軸) を酸素欠損層の厚さ (横軸) の関数として示した。抵抗は、酸化性雰囲気中で形成した導電性酸化物層と導電性シリコン基板との間の抵抗の測定値である。窒化物層及び導電性酸化物電極の種類、形成法、形成条件によらず、同様の厚さ依存が見られた。酸素欠損層の厚さが 5 nm の時には電極抵抗は著しく大きい。窒化物層表面の被覆率が小さく、続く酸化性雰囲気中で導電性酸化物層を形成する時に界面が酸化され高抵抗化した結果である。抵抗は、厚さが 5 nm から 10nm にかけて急激に減少し、10nm 以上ではほぼ一定になる。窒化物層表面の被覆率が增大して界面酸化が抑制された結果である。酸化物電極として CaRuO_3 を用いたときに抵抗が高いのは、一部 CaO が分解生成し電極界面での接触抵抗が増大した結果であることが、

X線回折法により確認された。微酸化性雰囲気中で形成した IrO_2 、 RuO_2 及び ReO_3 層を含む電極の抵抗は、Ar ガス中で形成した SrRuO_3 を含む電極よりもわずかに大きい。いずれにおいても、電極層として用いるのに十分低い抵抗値が維持されていることは明らかである。導電性酸化物材料単体の抵抗率は、別の単一膜で測定した結果では、 IrO_2 、 RuO_2 、 ReO_3 、 SrRuO_3 、La を 4 重量% 添加した SrTiO_3 では、発明の実施の形態 1 に記載した通りである。 CaRuO_3 に関しては、非酸化性雰囲気中で膜形成することにより、数百 $\mu\Omega \cdot \text{cm}$ から $10\text{m}\Omega \cdot \text{cm}$ 弱まで増大した。これらの結果は、第 8 図 (a) の傾向と一致しており、2 層導電性酸化物電極が拡散防止非酸化物導電層と隣接して成長する場合でも、顕著な抵抗率の増大が生じていないことを支持する。

第 8 図 (c) に、窒化物層として TiN を用いた場合について、第 8 図 (a) に示した酸素欠損層の厚さが 10 nm であるときの酸化物強誘電体キャパシタの分極ヒステリシス曲線を示す。 CaRuO_3 層を含む電極では、ヒステリシス曲線が他の電極よりも横軸方向に開いている。分解生成した CaO が誘電体に印加される電場に分布をもたらした結果と思われるが、キャパシタとしては十分な特性が確保されているので問題はない。第 8 図 (c) から明らかなように、窒化物層と隣接する導電性酸化物層を非酸化性雰囲気中で形成することにより、酸化反応及び酸素の拡散が抑制され、基板から供給される電圧が有効に酸化物誘電体層に印加され得ることが立証される。 TaN 層についても、本質的に第 8 図 (c) と同様のヒステリシス曲線が得られた。

< 発明の実施の形態 3 >

本発明の実施の形態は、第 4 図に示した 2 層導電性酸化物層 12 内の酸素欠損を含む導電性酸化物層 14 が金属層 40 を介して拡散防止非酸化物導電層 30 上に形成される下部電極層 11 の構造について、酸化物強誘電体キャパシタの分極ヒステリシス曲線を測定した例である。

基板 10 や多結晶シリコン層 20、拡散防止非酸化物導電層 30 としての TiN 層、酸化物誘電体層 16、上部電極層 17 の形状や形成法は、上記発明の実施の

形態 1 及び 2 に記した内容と同じである。ただし、酸化物誘電体層及び上部電極層の選択は本質的なものではない。

拡散防止非酸化物導電層 30 として、厚さ 40nm の TiN を上記発明の実施の形態 2 に従って形成した。上記発明の実施の形態 2 に列挙した他の窒化物についても同様の結果が得られている。

本発明の実施の形態では金属層 40 として白金を用いたが、同種の貴金属であるイリジウムやルテニウムを用いても同様の効果が確認された。金属層は以下の条件で直流スパッタリング法により形成した。入射電力は 400W、放電ガスは Ar、ガス圧は 20mTorr、基板加熱ヒータ温度は 500℃である。厚さ 20nm の金属層 40 を拡散防止非酸化物導電層 30 上に基板全面に形成した。

導電性酸化物としては、 IrO_2 、 RuO_2 、 SrRuO_3 、La を 4 重量% 添加した SrTiO_3 を用い、いずれも RF マグネトロンスパッタリング法を用いて微酸化性雰囲気中で形成した。ターゲットはそれぞれ酸化物焼結体ターゲットを用いた。成膜条件は、基板加熱ヒータ温度 600℃、入射電力 $1.5\text{W}/\text{cm}^2$ 、放電ガスとして圧力 3 mTorr の純度 3 N の Ar ガス、微酸化性ガスとして流量比 $\text{Ar}/\text{N}_2\text{O}=100/1$ の N_2O ガス、である。この条件で膜厚 10 nm の酸素欠損を含む導電性酸化物層 14 を形成し、続いてガス流量比を $\text{Ar}/\text{N}_2\text{O}=9/1$ に下げると同時に全圧を 5 mTorr とし、基板加熱ヒータ温度を 580℃に設定して 50 nm の導電性酸化物層 15 を形成することにより、2 層導電性酸化物層 12 を形成した。

第 9 図に、各導電性酸化物について酸化物強誘電体キャパシタの分極ヒステリシス曲線を示す。酸素欠損層の種類によらず、対称性の高い開いたヒステリシスループが観察される。金属層が 20nm と薄く、これと隣接する導電性酸化物層を微酸化性雰囲気中で形成する場合でも、酸素欠損層が介在することにより酸化反応及び酸素の拡散が抑制され、基板から供給される電圧が有効に酸化物誘電体層に印加され得ることが立証される。

以上の各発明の実施の形態で説明したように、本発明の特徴の一つである非酸化性雰囲気中で酸素欠損を含む導電性酸化物層を形成して 2 層導電性酸化物層を

形成することにより、これと隣接する多結晶シリコン(発明の実施の形態1)、窒化物などからなる拡散防止非酸化物導電層(発明の実施の形態2)、あるいは金属層を介して隣接する拡散防止非酸化物導電層(発明の実施の形態3)を酸化することなく、下部電極層および酸化物誘電体層を形成することができた。これによって、電極の界面抵抗や接触抵抗を低減することが可能となり、高集積化に適した酸化物誘電体キャパシタを形成することができた。

1-2. 導電性材料選定指針2

半導体装置に好適な酸化物誘電体キャパシタの電極において、半導体層と誘電体層の間に設けられる2つの導電性材料層の半導体層側に窒化チタニウムアルミニウム層を、誘電体側に耐酸化性の金属材料層を選定する場合について、以下の発明の実施の形態4~5により関連図面を参照して説明する。

< 発明の実施の形態4 >

本発明の実施の形態は、窒化チタニウムアルミニウム層におけるアルミニウム含有量及び窒素含有量の許容量を、相の均一性、低い抵抗率、耐酸化性の観点から調べた例である。相の均一性と耐酸化性はX線回折法によって観察される相から、抵抗率は直流4端子法による測定からそれぞれ調べた。

まず、自然酸化膜を除去した導電性シリコン基板上に、直流スパッタリング法を用いて、窒化チタニウムアルミニウム($(\text{Ti}_{1-x}\text{Al}_x)_{1-y}\text{N}_y$)膜を形成した。ターゲットには、アルミニウム金属板上にアルミニウム金属片及びチタニウム金属片をモザイク状に敷き詰めた複合ターゲットを用いた。両金属片の面積比でアルミニウム含有量 x を調整した。窒素含有量 y は、アルゴン放電ガス/窒素ガスの流量比を95/5から5/95の範囲で変化させて調整した。基板加熱ヒータ温度は550℃である。その他の形成条件は、入射電力400W、ガスの全圧5から20mTorr、成長速度は5から10nm/分、膜厚は50nmである。アルミニウム含有量 x はICP S法(誘導結合プラズマ分光法)を用いて、窒素含有量 y は He^+ イオンを用いるRBS法(ラザフォードバックスキタリング)を用いて、それぞれ分析し決定した。

第10図(a)に、窒素含有量 y が 0.5 である試料について、生成相及び抵抗率をアルミニウム含有量 x の関数として示した。X線回折の結果では、 x が 0.6 以下では TiN に帰属される回折線のみが観察されたが、 x が 0.6 を越えると AlN に帰属される相が混在する混合相が観察され、 x の増大とともに TiN 相が消失すると同時に AlN 相が増大した。抵抗率は、 x の増大とともにわずかに増大し、0.5 付近から急激に増大して高抵抗へと向かう。第10図(b)に、アルミニウム含有量 x が 0.4 である試料について、生成相及び抵抗率を窒素含有量 y の関数として示した。X線回折の結果では、 y が 0.2 よりも小さいか 0.6 を越えると TiN 以外の回折線が顕著に観察された。抵抗率は、X線回折パターンで単一相が観察される y が 0.2 以上 0.6 以下の窒素含有量についてのみ調べた。抵抗率は y とともに増大し、 y が 0.6 付近から急激に増大する。通常、異相の影響は X線回折よりも抵抗率において敏感に表れるので、抵抗率で決定されるしきい値が x と y 双方において狭くなると考えられる。

次に、上記で形成した窒化チタニウムアルミニウム層の上に厚さ 30nm の白金層を直流スパッタリング法により形成した。形成条件は、入射電力は 400W、放電ガスはアルゴン、ガス圧は 20mTorr、形成温度は 500℃、である。さらに、白金層の上に RF マグネトロンスパッタリング法を用いて、厚さ 100nm の酸化物誘電体層 ($\text{Pb}(\text{Zr}_{0.5}\text{Ti}_{0.5})\text{O}_3$) を積層した。形成条件は、基板加熱ヒータ温度 300℃、入射電力 1.5W/cm²、成膜速度 3 nm/分、放電 Ar ガス/酸素ガス流量比=90/10、圧力 5 mTorr、である。形成後、酸素気流中 650℃で2分間、急速昇温加熱 (Rapid Thermal Annealing) 処理を行い、結晶化を促進させた。

最後に、一旦形成した酸化物誘電体層をドライエッチングプロセスにより全部除去し、再び白金層を露出させた。この試料について X線回折測定を行い、酸化物誘電体層形成により窒化チタニウムアルミニウム ($(\text{Ti}_{1-x}\text{Al}_x)_{1-y}\text{N}_y$) 層が酸化されて変質したかどうかを調べた。その結果を第10図に合わせて示した。第10図(a)に見られるように、アルミニウム含有量 x が 0.2 よりも小さいときには窒化物層が酸化されて TiO_2 が形成することが確認された。また第10図(b)

に見られるように、窒素含有量 y が 0.4 よりも小さいときにも TiO_2 が観察された。

以上のしきい値は、アルミニウム含有量 x 及び窒素含有量 y を異なる値に固定しても同様であった。

また、金属層として白金以外のイリジウム、ルテニウム、レニウムを用いても本質的に結果は変わらなかった。さらに、他の酸化物誘電体、例えば異なるチタニウム／ジルコニウム比のチタン酸ジルコン酸鉛、チタン酸ジルコン酸バリウム鉛、チタン酸バリウムストロンチウム、ビスマス強誘電体に対しても、窒化チタニウムアルミニウム拡散及び酸化防止層は同様の効果を示した。

< 発明の実施の形態 5 >

本発明の実施の形態は、窒化チタニウムアルミニウム拡散及び酸化防止層を含む酸化物誘電体キャパシタを形成し、その分極ヒステリシス曲線を測定した例である。

発明の実施の形態 4 に記述した、厚さ 30nm の白金層／厚さ 50nm の窒化チタニウムアルミニウム層／導電性シリコン基板の上に、試料 (a) では直接酸化物誘電体層を、試料 (b) では導電性酸化物層を介して酸化物誘電体層を、それぞれ積層した。

導電性酸化物層としては、RF マグネトロンスパッタリング法を用いて形成した厚さ 50nm の RuO_2 を用いた。ターゲットには Ru 金属ターゲットを用いた。形成条件は、基板加熱ヒータ温度 500℃、入射電力 1.5W/cm²、成膜速度 3 nm/分、放電 Ar ガス／酸素ガス流量比 50/50、圧力 7 mTorr、である。

酸化物誘電体層には、ゾルゲル法を用いて形成した厚さ 100nm のチタン酸ジルコン酸鉛 ($\text{Pb}(\text{Zr}_{0.5}\text{Ti}_{0.5})\text{O}_3$) を用いた。ゾルとしては、酢酸鉛、チタンイソプロポキシド及びジルコニウムイソプロポキシドをメトキシエタノール中で反応させた溶液を用いた。これを上記の白金層 (試料 (a)) もしくは導電性酸化物層 (試料 (b)) 上に塗布した後、酸素雰囲気中 650℃ で 2 分間急速昇温加熱して、これを結晶化させた。

上部電極層としては、メタルマスクを通して直流スパッタリング法で形成した、

直径 2 mm の白金層を用いた。

第 11 図に、上部電極と導電性シリコン基板間に電圧を印加して測定した分極ヒステリシス曲線を示す。試料 (a) と (b) の双方において良好なヒステリシス曲線が得られており、介在する白金層の厚さが 30nm と薄い時でも窒化チタニウムアルミニウム層が拡散及び酸化反応防止層として有効に機能し、基板からの電圧供給でキャパシタを動作させ得ることが確認された。

本発明の実施の形態では、導電性酸化物層及び酸化物誘電体層の選択は本質ではない。例えば、導電性酸化物として IrO_2 、 SrRuO_3 、 ReO_3 のいずれを用いても同様の効果が得られた。さらに、 x が 0.5 以外のチタン酸ジルコン酸鉛 ($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$)、チタン酸バリウムストロンチウム ($(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ ($x=0$ から 1))、チタン酸ジルコン酸バリウム鉛、ビスマス系層状強誘電体を用いても同様にキャパシタを形成することができた。

以上の各発明の実施の形態で説明したように、本発明の特徴の一つである窒化チタニウムアルミニウム拡散及び酸化防止層を形成することにより、これと隣接する白金などの金属層の厚さを 30 nm まで薄くしても窒化物層を酸化することなく、下部電極層および酸化物誘電体層を形成することができた。これによって、電極の界面抵抗や接触抵抗を低減すると同時に、キャパシタのアスペクト比を小さくすることが可能となり、高集積化に適した酸化物誘電体キャパシタを形成することができた。

§ 2. 誘電体キャパシタを有する半導体装置の形成

本発明による酸化物誘電体キャパシタの半導体装置への適用の形態について、シリコン基板上に形成された MOS トランジスタを例に、以下の発明の実施の形態 6 ~ 10 により関連図面を参照して説明する。なお、発明の実施の形態 6 ~ 8 は上述の導電性材料選定指針 1 に、発明の実施の形態 9 及び 10 は上述の導電性材料選定指針 2 に、夫々基づいている。

< 発明の実施の形態 6 >

本発明の実施の形態では、半導体装置の製造に関し、最初に、酸化物誘電体キ

ャパシタを形成する前までの前工程例を示す。

まず、シリコン基板にMOSトランジスタを形成し、次に一旦表面を平滑化し、最後にキャパシタの電極と電気的な接続をするための多結晶シリコンプラグの形成について記述する。一連の製造工程を、第12図から第15図を用いて順を追って説明する。

まず、第12図に示すように、既存のMOSFET形成工程によりスイッチ用トランジスタを形成する。121はp型半導体基板、122は素子間分離絶縁膜、123はゲート酸化膜、124はゲート電極となるワード線、125と126はリンをドーブしたn型不純物拡散層、127は SiO_2 からなる層間絶縁膜である。次に、化学気相成長法を用いて表面の凹凸全体を厚さ50nmの SiO_2 層128で被覆する。続いて厚さ600nmの Si_3N_4 層129で一旦被覆した後、この Si_3N_4 層129を堆積させた膜厚相当量エッチングして絶縁膜をワード線間に埋め込み、第12図の構造を形成する。 SiO_2 層128は、後の工程でビット線を加工するときの下地であり、かつ基板表面の露出や素子間分離絶縁膜122が損傷するのを防ぐ役割をする。

次の工程を第13図に示す。後に形成するビット線が基板表面のn型不純物拡散層125と接触する部分の Si_3N_4 、及び後に形成するキャパシタ電極が基板表面のn型不純物拡散層126と接触する部分の Si_3N_4 を、ホトリソグラフィ法とドライエッチング法とを用いて開孔する。開孔した部分を含む全体に、化学気相成長法を用いてn型不純物を含む厚さ600nmの非晶質シリコンを堆積させ、熱処理を経てこれを多結晶化させる。さらに、膜厚相当の多結晶シリコンをエッチングして、開孔部が多結晶シリコン131と132で埋め込まれた第13図の構造を形成する。

次のビット線形成工程を第14図に示す。まず、化学気相成長法を用いて表面全体を SiO_2 絶縁膜141で被覆する。次に、すぐ後で形成するビット線が基板のn型不純物拡散層125と電気的に接続されるように、多結晶シリコン131の上部に位置する SiO_2 絶縁膜を、ホトリソグラフィ法とドライエッチング法とを用

いて開孔する。この開孔部を含む全面にビット線となる金属のシリサイド及び多結晶シリコンの積層膜（１４２）を形成し、さらにこの上に厚さ 200nm の SiO_2 層（１４３）を堆積させる。ホトリソグラフィ法とドライエッチング法とを用いて SiO_2 層（１４３）と金属シリサイド及び多結晶シリコンの積層膜（１４２）を目的のパターンに加工して、ビット線 1 4 2 及び SiO_2 層 1 4 3 を形成する。次に、ビット線 1 4 2 の側壁部を絶縁するために、化学気相成長法を用いて厚さ 150 nm の Si_3N_4 を堆積した後、ドライエッチング法によりこれをエッチングし、 Si_3N_4 のサイドウォールスペーサ 1 4 4 を形成する。最後に、多結晶シリコン 1 3 2 の上部に位置する SiO_2 絶縁膜 1 4 1 を、ホトリソグラフィ法とドライエッチング法とを用いて開孔する。これは後に形成するキャパシタ電極と n 型不純物拡散層 1 2 6 とを電氣的に接続するための準備である。

次に、キャパシタを形成する前の平坦化工程及び導電性の多結晶シリコンプラグを形成する工程を第 1 5 図に示す。まず、基板表面を平坦化するのに十分な膜厚の絶縁膜 1 5 1 を堆積させる。本発明の実施の形態では、厚さ 500nm のホウ素リンシリケートガラス（BPSG）を用いたが、他のシリコン酸化膜を用いても良い。化学機械研磨（CMP）法によりこれを平坦化する。化学気相成長法を用いて基板表面を SiO_2 で被覆した後、これをエッチバックして平坦化しても良い。次に、n 型不純物拡散層 1 2 6 の上部に位置する絶縁膜 1 5 1 をホトリソグラフィ法とドライエッチング法とを用いて開孔しコンタクト孔を形成する。この孔を含む全面に化学気相成長法を用いて厚さ 200nm のリンドーブ非晶質シリコンを堆積させた後これを熱処理して多結晶化し、ドライエッチング法によりエッチバックして多結晶シリコンが埋め込まれた多結晶シリコンプラグ 1 5 2 を形成する。

以上で酸化物誘電体キャパシタを形成するための前工程が完了した。

次に、この MOS トランジスタの形成から多結晶シリコンプラグの形成までの前工程が完了した基板の上に、2 層導電性酸化物層を含む酸化物誘電体キャパシタを形成した工程例を説明する。ここでは下部電極の構造として、第 2 図に示した多結晶シリコン上に酸素欠損を含む導電性酸化物層を直接形成する構造を採用し

た。

まず、第16図に示すように、上記発明の実施の形態1で詳細に記述したとおり、RFマグネトロンスパッタリング法を用いてAr雰囲気中で厚さ10nmの酸素欠損を含む導電性酸化物層161 (RuO_2)を形成し、続いて酸素をガス流量比で $\text{Ar}/\text{O}_2=9/1$ まで導入すると同時に全圧を上げ、厚さ50nm導電性酸化物層162を積層して2層導電性酸化物層161と162を形成した。次に、この上をDCスパッタリング法により50nmのW膜で被覆し、ドライエッチング法によりフォトレジストのマスクパターンをこれに転写した。この転写パターンをマスクとして、スパッタエッチング法により2層導電性酸化物層161と162をパターンニングした。転写マスクをエッチングで除去した後に、酸化物誘電体層163を形成した。本発明の実施の形態では酸化物誘電体として、チタン酸ジルコン酸鉛($\text{Pb}(\text{Zr}_{0.5}\text{Ti}_{0.5})\text{O}_3$)を用い、その形成方法は上記発明の実施の形態2及び3に詳細に記述したとおりである。ただし、膜厚は100nmとした。最後に、白金プレート電極164を形成してメモリセルのキャパシタを完成させた。

この酸化物強誘電体キャパシタの分極ヒステリシス特性を、キャパシタ面積0.2から $25\mu\text{m}^2$ まで変化させた試料について測定した。その結果、いずれにおいても多結晶シリコンプラグ152からの電圧供給が可能で、良好なヒステリシス曲線が得られた。

本発明の実施の形態では、酸化物誘電体層の選択は本質ではない。xが0.5以外のチタン酸ジルコン酸鉛($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$)、チタン酸バリウムストロンチウム($(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ (x = 0から1))、チタン酸ジルコン酸バリウム鉛、ビスマス系層状強誘電体を用いても同様にメモリセルを形成することができた。さらに、導電性酸化物層として上記発明の実施の形態1に記述したいずれの化合物を用いても同様の効果が得られた。

< 発明の実施の形態7 >

本発明の実施の形態では、本発明の実施の形態6で詳細に記述した、MOSトランジスタの形成から多結晶シリコンプラグの形成までの前工程が完了した基板

上に、第3図に示した様に2層導電性酸化物層を拡散防止非酸化物導電層上に形成する酸化物誘電体キャパシタを形成した工程例である。

まず、第17図に示すように、拡散防止非酸化物導電層171を形成する。ここでは、拡散防止非酸化物導電層としてTiNを用いた例を詳しく説明するが、Ta、Zr、Nb、V、Wの窒化物についても半導体装置として同様の結果が得られた。窒化物層は上記発明の実施の形態2で詳細に記述したように、金属ターゲットを用いる直流スパッタリング法により形成した。膜厚は40 nmである。成膜後、急速昇温加熱法を用いて、アンモニアガス雰囲気中800℃で2分間熱処理して結晶化を促進した。

次に、2層導電性酸化物層としてSrRuO₃を微酸化性雰囲気中でRFマグネトロンスパッタリング法を用いて形成した。このことは、もちろんArガス中で形成しても同じ効果が得られることを意味する。ガス流量比Ar/O₂ = 100/1で厚さ10nmの酸素欠損を含む導電性酸化物層161 (SrRuO₃)を形成し、続いてガス流量比をAr/O₂ = 9/1まで下げて厚さ50nm導電性酸化物層162を積層して2層導電性酸化物層161と162を形成した。温度などの条件の詳細は上記発明の実施の形態2に記載したとおりである。

次に、この上をDCスパッタリング法により50nmのW膜で被覆し、ドライエッチング法によりフォトレジストのマスクパターンをこれに転写した。この転写パターンをマスクとして、スパッタエッチング法により2層導電性酸化物層161と162及び拡散防止非酸化物導電層171をパターンニングした。転写マスクをエッチングで除去した後に、酸化物誘電体層163を形成した。本発明の実施の形態では酸化物誘電体として、チタン酸ジルコン酸鉛(Pb(Zr_{0.5}Ti_{0.5})O₃)を用い、その形成方法は上記発明の実施の形態2及び3に詳細に記述したとおりである。但し、膜厚は100nmとした。最後に、白金プレート電極164を形成してメモリセルのキャパシタを完成させた。

この酸化物強誘電体キャパシタの分極ヒステリシス特性を、キャパシタ面積0.2から25 μm²まで変化させた試料について測定した。その結果、いずれにお

いても多結晶シリコンプラグ 152 からの電圧供給が可能で、良好なヒステリシス曲線が得られた。

本発明の実施の形態では、酸化物誘電体層の選択は本質ではない。x が 0.5 以外のチタン酸ジルコン酸鉛 ($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$)、チタン酸バリウムストロンチウム ($(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ (x=0 から 1))、チタン酸ジルコン酸バリウム鉛、ビスマス系層状強誘電体を用いても同様にメモリセルを形成することができた。さらに、導電性酸化物層として上記発明の実施の形態 1 から 3 に記述した、 IrO_2 、 RuO_2 、 CaRuO_3 、La を添加した SrTiO_3 、 ReO_3 のいずれを用いても同様の効果が得られた。

< 発明の実施の形態 8 >

本発明の実施の形態では、本発明の実施の形態 6 で詳細に記述した、MOS トランジスタの形成から多結晶シリコンプラグの形成までの前工程が完了した基板上に、第 4 図に示した様に 2 層導電性酸化物層を金属層を介して拡散防止非酸化物導電層上に形成する酸化物誘電体キャパシタを形成した工程例である。

まず、第 18 図に示すように、拡散防止非酸化物導電層 171 を形成する。ここでは、拡散防止非酸化物導電層として TiN を用いた例を説明するが、Ta、Zr、Nb、V、W の窒化物についても半導体装置として同様の結果が得られた。TiN 層は上記発明の実施の形態 7 で記述した通りである。この上に、直流スパッタリング法により厚さ 20nm の金属層 181 を形成した。本発明の実施の形態では白金を用いたが、同種の貴金属であるイリジウムやルテニウムを用いても同様の効果が確認された。金属層の形成条件は上記発明の実施の形態 3 に記載したとおりである。

次に、2 層導電性酸化物層として IrO_2 を微酸化性雰囲気中で RF マグネトロンスパッタリング法を用いて形成した。もちろん Ar ガス中で形成しても同じ効果が得られた。ガス流量比 $\text{Ar}/\text{O}_2 = 100/1$ で厚さ 10nm の酸素欠損を含む導電性酸化物層 161 (IrO_2) を形成し、続いてガス流量比を $\text{Ar}/\text{O}_2 = 9/1$ まで下げて厚さ 50nm の導電性酸化物層 162 (IrO_2) を積層して 2 層導電性酸化物層 161 と 162 を形成した。温度などの条件の詳細は上記発明の実施の形態 3 に記載

したとおりである。

次に、この上をDCスパッタリング法により50 nmのW膜で被覆し、ドライエッチング法によりフォトレジストのマスクパターンをこれに転写した。この転写パターンをマスクとして、スパッタエッチング法により2層導電性酸化物層161と162、金属層181及び拡散防止非酸化物導電層171をパターンニングした。転写マスクをエッチングで除去した後に、酸化物誘電体層163を形成した。本発明の実施の形態では酸化物誘電体として、チタン酸ジルコン酸鉛($\text{Pb}(\text{Zr}_{0.5}\text{Ti}_{0.5})\text{O}_3$)を用い、その形成方法は上記発明の実施の形態2及び3に詳細に記述したとおりである。但し、膜厚は100nmとした。最後に、白金プレート電極164を形成してメモリセルのキャパシタを完成させた。

この酸化物誘電体キャパシタの分極ヒステリシス特性を、キャパシタ面積0.2から $25\ \mu\text{m}^2$ まで変化させた試料について測定した。その結果、いずれにおいても多結晶シリコンプラグ152からの電圧供給が可能で、良好なヒステリシス曲線が得られた。

本発明の実施の形態では、酸化物誘電体層の選択は本質ではない。xが0.5以外のチタン酸ジルコン酸鉛($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$)、チタン酸バリウムストロンチウム($(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$) (x = 0から1))、チタン酸ジルコン酸バリウム鉛、ビスマス系層状強誘電体を用いても同様にメモリセルを形成することができた。さらに、導電性酸化物層として上記発明の実施の形態1から3に記述した、 RuO_2 、 SrRuO_3 、 CaRuO_3 、Laを添加した SrTiO_3 、 ReO_3 のいずれを用いても同様の効果が得られた。

< 発明の実施の形態9 >

本発明の実施の形態では、本発明の実施の形態6で詳細に記述した、MOSトランジスタの形成から多結晶シリコンプラグの形成までの前工程が完了した基板の上に、窒化チタニウムアルミニウム拡散及び酸化防止層を含む酸化物誘電体キャパシタを形成した工程例である。ここでは下部電極の構造として、第5図に示した窒化チタニウムアルミニウム上に金属層、酸化物誘電体層を順次積層する構造を採用した。

まず、第19図に示すごとく、窒化チタニウムアルミニウム ($(\text{Ti}_{0.7}\text{Al}_{0.3})_{0.5}\text{N}_{0.5}$) 層191を、RFマグネトロンスパッタリング法を用いて形成した。ターゲットには、窒化チタニウム板上に窒化アルミニウム片を適量置いた複合ターゲットを用いた。形成条件は、基板加熱ヒータ温度は550℃、入射電力400W、ガスの全圧は8 mTorr、アルゴン放電ガス/窒素ガスの流量比は90/10、成長速度は10nm/分、膜厚は50nmである。第5図で説明した他のアルミニウムもしくは窒素含有量についても以下に説明する効果は同様であった。

この上に、直流スパッタリング法により厚さ30nmの金属層181を形成した。本発明の実施の形態では白金を用いたが、同種の貴金属であるイリジウムやルテニウムやレニウムを用いても同様の効果が確認された。金属層の形成条件は上記発明の実施の形態4に記載したとおりである。

次に、この上をDCスパッタリング法により50nmのW膜で被覆し、ドライエッチング法によりフォトレジストのマスクパターンをこれに転写した。この転写パターンをマスクとして、スパッタエッチング法により窒化チタニウムアルミニウム層191と金属層182をパターンニングした。転写マスクをエッチングで除去した後に、酸化物誘電体層163を形成した。本発明の実施の形態では酸化物誘電体として、チタン酸ジルコン酸鉛($\text{Pb}(\text{Zr}_{0.5}\text{Ti}_{0.5})\text{O}_3$)を用い、その形成方法は上記発明の実施の形態5に詳細に記述したとおりのゾルゲル法である。その膜厚は100nmとした。最後に、白金プレート電極164を形成、パターンニングしてメモリセルのキャパシタを完成させた。

この酸化物強誘電体キャパシタの分極ヒステリシス特性を、キャパシタ面積0.2から25 μm^2 まで変化させた試料について測定した。その結果、いずれにおいても多結晶シリコンプラグ152からの電圧供給が可能で、良好なヒステリシス曲線が得られた。

本発明の実施の形態では、酸化物誘電体層の選択は本質ではない。xが0.5以外のチタン酸ジルコン酸鉛($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$)、チタン酸バリウムストロンチウム($(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$) (x = 0から1)、チタン酸ジルコン酸バリウム鉛、ビスマス

系層状強誘電体を用いても同様にメモリセルを形成することができた

< 発明の実施の形態 10 >

本発明の実施の形態では、本発明の実施の形態 6 で詳細に記述した、MOS トランジスタの形成から多結晶シリコンプラグの形成までの前工程が完了した基板上に、窒化チタニウムアルミニウム拡散及び酸化防止層を含む酸化物誘電体キャパシタを形成した工程例である。ここでは下部電極の構造として、第 6 図に示した窒化チタニウムアルミニウム上に金属層、導電性酸化物層、酸化物誘電体層を順次積層する構造を採用した。

まず、第 20 図に示すごとく、発明の実施の形態 9 と同様の方法を用いて、窒化チタニウムアルミニウム($(\text{Ti}_{0.5}\text{Al}_{0.5})_{0.5}\text{N}_{0.5}$)層 191 及び金属層 181 を形成した。他のアルミニウムもしくは窒素含有量についても以下の効果は同様であった。また、金属層としてイリジウムやルテニウムやレニウムを用いても同様の効果が確認された。

導電性酸化物層 201 としては、RF マグネトロンスパッタリング法を用いて形成した厚さ 50nm の IrO_2 を用いた。ターゲットには Ir 金属ターゲットを用いた。形成条件は、基板加熱ヒータ温度 500℃、入射電力 1.5W/cm²、成膜速度 3 nm/分、放電 Ar ガス/酸素ガス流量比 50/50、圧力 7 mTorr である。

次に、この上を DC スパッタリング法により 50nm の W 膜で被覆し、ドライエッチング法によりフォトリソのマスクパターンをこれに転写した。この転写パターンをマスクとして、スパッタエッチング法により窒化チタニウムアルミニウム層 191 と金属層 181 と導電性酸化物層 201 をパターンニングした。

転写マスクをエッチングで除去した後に、酸化物誘電体層 163 を形成した。本発明の実施の形態では酸化物誘電体として、反応性蒸着法により形成したビスマス層状強誘電体、 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 、を用いた。圧力 50 μ Torr の酸素雰囲気中で、チタニウムは電子銃を用いて、ビスマスはエフュージョンセルを用いて蒸発させ、室温で厚さ 100 nm の非晶質酸化物薄膜を形成させた。形成後、酸素雰囲気中 700℃で 2 分間急速昇温加熱して、これを結晶化させた。最後に、白金プレート

電極 164 を形成、パターンニングしてメモリセルのキャパシタを完成させた。

この酸化物強誘電体キャパシタの分極ヒステリシス特性を、キャパシタ面積 0.2 から $25 \mu\text{m}^2$ まで変化させた試料について測定した。その結果、いずれにおいても多結晶シリコンプラグ 152 からの電圧供給が可能で、良好なヒステリシス曲線が得られた。

本発明の実施の形態では、導電性酸化物層及び酸化物誘電体層の選択は本質ではない。他にも、チタン酸ジルコン酸鉛 ($\text{Pb}(\text{Zr}_x\text{Ti}_{1-x})\text{O}_3$ ($x = 0$ から 1))、チタン酸バリウムストロンチウム ($(\text{Ba}_x\text{Sr}_{1-x})\text{TiO}_3$ ($x=0$ から 1))、チタン酸ジルコン酸バリウム鉛、他のビスマス系層状強誘電体、 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ 、を用いても同様にメモリセルを形成することができた。さらに、 RuO_2 、 SrRuO_3 、 ReO_3 、いずれの導電性酸化物を用いても同様の効果が得られた。

以上のように、本発明による酸化物誘電体キャパシタの半導体装置への適用の形態について、シリコン基板上に形成された MOS トランジスタを例に説明した。導電性材料選定指針 1 に関して、非酸化性雰囲気中で酸素欠損を含む導電性酸化物層を形成して 2 層導電性酸化物層を形成することにより、これと隣接する多結晶シリコン (発明の実施の形態 6)、窒化物などからなる拡散防止非酸化物導電層 (発明の実施の形態 7)、金属層を介して隣接する拡散防止非酸化物導電層 (発明の実施の形態 8) を酸化することなく、メモリセルを形成することができた。導電性材料選定指針 2 に関して、窒化チタニウムアルミニウム拡散及び酸化防止層を形成することにより、これと隣接する白金などの金属層の厚さを 30 nm まで薄くしても窒化物層を酸化することなく酸化物誘電体層 (発明の実施の形態 9)、導電性酸化物層 (発明の実施の形態 10) を積層して、メモリセルを形成することができた。以上の構造および製造方法によって、電極の界面抵抗や接触抵抗を低減すると同時に、キャパシタのアスペクト比を小さくすることが可能となり、高集積化に適した微細なメモリセルを有する半導体装置を得ることができた。

上述の発明の実施の形態では主として MOSFET への適用を例に説明をしたが、適用の範囲は例に限定されない。酸化物誘電体 (酸化物強誘電体を含む) をキャ

パシタとして用いる他のデバイス、例えば、酸化物誘電体をいわゆるパスコンやチップコンとして用いる GaAs の M M I C に対しても本発明が有効であるのは言うまでもない。

請 求 の 範 囲

1. 基板と、該基板上部に設けられた下部電極層と、該下部電極層上に設けられた酸化物誘電体層と、該酸化物誘電体層上に設けられた上部電極層とを有し、上記下部および上部電極層と酸化物誘電体層は酸化物誘電体キャパシタを構成し、上記下部電極層は導電性酸化物層を含み、該導電性酸化物層は隣接する2層で構成され、該隣接する2層は同一の結晶構造及び元素から構成されるものの酸素に関する組成比のみが異なり、該隣接する2層の内基板側に位置する層が酸素欠損を含むことを特徴とする半導体装置。
2. 上記基板上にMOSトランジスタが配置され、上記下部電極層は、該MOSトランジスタのソース領域またはドレイン領域と電氣的に接続されたことを特徴とする請求の範囲第1項に記載の半導体装置。
3. 上記下部電極層が、上記基板側から導電性シリコン層／酸素欠損を含む導電性酸化物層／導電性酸化物層の順に積層して構成されることを特徴とする請求の範囲第1項に記載の半導体装置。
4. 上記下部電極層が、上記基板側から導電性シリコン層／拡散防止非酸化物導電層／酸素欠損を含む導電性酸化物層／導電性酸化物層の順に積層して構成されることを特徴とする請求の範囲第1項に記載の半導体装置。
5. 上記下部電極層において、上記拡散防止非酸化物導電層と上記酸素欠損を含む導電性酸化物層との間に更に白金、ルテニウム、およびイリジウムよりなる群から選ばれた少なくとも1種の金属からなる金属層が形成されていることを特徴とする請求の範囲第4項に記載の半導体装置。
6. 上記拡散防止非酸化物導電層は、Ti, Ta, Zr, Nb, V, およびWよりなる群から選ばれた少なくとも1種の金属を含む窒化物から構成されることを特徴とする請求の範囲第4項に記載の半導体装置。
7. 上記2層の導電性酸化物層を構成する酸化物は、ルチル構造を有する RuO_2 及び IrO_2 から選ばれた少なくとも1種の化合物であることを特徴とする請求の範囲

第1項に記載の半導体装置。

8. 上記ルチル構造を有する上記酸素欠損を含む導電性酸化物層は、その酸素欠損を含む化学式 MO_{2-x} (Mは上記 Ru 又は Ir の元素) における酸素欠損量 x が 0 よりも大きくかつ該ルチル構造を安定に維持し得る値より小さいことを特徴とする請求の範囲第7項に記載の半導体装置。

9. 上記2層の導電性酸化物層を構成する酸化物は、ペロブスカイト構造を有する $CaRuO_3$ 、 $SrRuO_3$ 、及び La を 0.5 重量%以上かつ 4.0 重量%以下添加した $SrTiO_3$ よりなる群から選ばれた少なくとも1種の化合物から構成されることを特徴とする請求の範囲第1項に記載の半導体装置。

10. 上記2層の導電性酸化物層を構成する酸化物は、ペロブスカイト構造を有する $CaRuO_3$ 、 $SrRuO_3$ 、及び La を 0.5 重量%以上かつ 4.0 重量%以下添加した $SrTiO_3$ よりなる群から選ばれた少なくとも1種の化合物と、該化合物を構成するアルカリ土類元素の酸化物、CaO もしくは SrO からなる混合相であることを特徴とする請求の範囲第1項に記載の半導体装置。

11. 上記ペロブスカイト構造の酸化物からなる上記酸素欠損を含む導電性酸化物層は、その化学式 AMO_{3-x} (AとMは上記 Ca、Sr、Ru、Ti、及び La 元素のいずれかを示す) における酸素欠損量 x が 0 よりも大きくかつ該ペロブスカイト構造を安定に維持し得る値より小さいことを特徴とする請求の範囲第9項に記載の半導体装置。

12. 上記2層の導電性酸化物層は、 ReO_3 で構成されることを特徴とする請求の範囲第1項に記載の半導体装置。

13. 上記 ReO_3 からなる上記酸素欠損を含む導電性酸化物層は、その酸素欠損を含む化学式 ReO_{3-x} における酸素欠損量 x が 0 よりも大きくかつ該 ReO_3 型構造を安定に維持し得る値より小さいことを特徴とする請求の範囲第12項に記載の半導体装置。

14. 上記酸素欠損を含む導電性酸化物層の厚みは、10nm 以上であることを特徴とする請求の範囲第1項に記載の半導体装置。

15. 上記酸化物誘電体層は、チタン酸ジルコン酸鉛、チタン酸ジルコン酸バリウム鉛、及びチタン酸バリウムストロンチウムから選ばれた一の化合物で形成されることを特徴とする請求の範囲第1項に記載の半導体装置。

16. 上記酸化物誘電体層は、ビスマス系層状強誘電体であることを特徴とする請求の範囲第1項に記載の半導体装置。

17. 非酸化性雰囲気中で、導電性酸化物を構成する元素をスパッタリング又は蒸発させて酸素欠損を含む導電性酸化物層を形成し、該酸素欠損を含む導電性酸化物層上に導電性酸化物層を形成することで同一の結晶構造及び元素から構成されるものの酸素に関する組成比のみが異なる2層の導電性酸化物層を主体とする下部電極層を基板上部に形成する工程と、上記下部電極層上に酸化物誘電体層を形成する工程と、上記酸化物誘電体層上に上部電極層を形成する工程とを含み、上記下部および上部電極層と酸化物誘電体層で酸化物誘電体キャパシタを構成することを特徴とする半導体装置の製造方法。

18. 上記基板上部にMOSトランジスタの少なくとも1部を形成した後、該MOSトランジスタのソース領域又はドレイン領域と電氣的に接続されるように上記下部電極層を形成することを特徴とする請求の範囲第17項に記載の半導体装置の製造方法。

19. 上記2層の導電性酸化物層における上記酸素欠損を含む導電性酸化物層はスパッタリング法により形成され、上記非酸化性雰囲気ガスが純度3N(99.9%)以上のアルゴン(Ar)ガスであることを特徴とする請求の範囲第17項に記載の半導体装置の製造方法。

20. 上記2層の導電性酸化物層における上記酸素欠損を含む導電性酸化物層はスパッタリング法又は蒸着法により形成され、上記非酸化性雰囲気は酸素(O_2)、一酸化窒素(N_2O)、二酸化窒素(NO_2)、及びオゾン(O_3)のいずれかから構成される酸化性ガスを意図的に導入しない1 μ Torr以下の真空状態であることを特徴とする請求の範囲第17項に記載の半導体装置の製造方法。

21. 上記2層の導電性酸化物層における上記酸素欠損を含む導電性酸化物層は

スパッタリング法又は蒸着法により形成され、上記非酸化性雰囲気ガスが酸素 (O_2)、一酸化窒素 (N_2O)、二酸化窒素 (NO_2)、及びオゾン (O_3) よりなる群から選ばれた少なくとも一種から構成され、その圧力もしくは分圧が $10 \mu \text{Torr}$ 以下であることを特徴とする請求の範囲第 17 項に記載の半導体装置の製造方法。

22. 基板と、該基板上部に設けられた下部電極層と、該下部電極層上に設けられた酸化物誘電体層と、該酸化物誘電体層上に設けられた上部電極層とを有し、上記下部および上部電極層と酸化物誘電体層は酸化物誘電体キャパシタを構成し、上記下部電極層が窒化チタニウムアルミニウム層を含むことを特徴とする半導体装置。

23. 上記基板上部に MOS トランジスタが配置され、上記下部電極層は該 MOS トランジスタのソース領域またはドレイン領域と電気的に接続されたことを特徴とする請求の範囲第 22 項に記載の半導体装置。

24. 上記下部電極層は、基板側から導電性シリコン層／窒化チタニウムアルミニウム層／金属層の順に積層して構成されることを特徴とする請求の範囲第 22 項に記載の半導体装置。

25. 上記下部電極層において、上記金属層上にはさらに導電性酸化物からなる層が形成されていることを特徴とする請求の範囲第 24 項に記載の半導体装置。

26. 上記金属層は、白金、イリジウム、ルテニウム、及びレニウムよりなる群から選ばれた少なくとも 1 種の金属元素から構成されることを特徴とする請求の範囲第 24 項に記載の半導体装置。

27. 上記導電性酸化物層は、 IrO_2 、 RuO_2 、 $SrRuO_3$ 、及び ReO_3 よりなる群から選ばれた少なくとも 1 種の化合物から構成されることを特徴とする請求の範囲第 25 項に記載の半導体装置。

28. 上記窒化チタニウムアルミニウム層の組成は、化学式 $(Ti_{1-x}Al_x)_{1-y}N_y$ で表され、 x が 0.2 以上 0.5 以下且つ y が 0.4 以上 0.6 以下であることを特徴とする請求の範囲第 22 項に記載の半導体装置。

29. 上記酸化物誘電体層は、チタン酸ジルコン酸鉛、チタン酸ジルコン酸バリ

ウム鉛、及びチタン酸バリウムストロンチウムの群から選ばれた一の化合物で形成されていることを特徴とする請求の範囲第22項に記載の半導体装置。

30. 上記酸化物誘電体層は、ビスマス系層状強誘電体であることを特徴とする請求の範囲第22項に記載の半導体装置。

31. 窒化性雰囲気中で、スパッタリングにより窒化チタニウムアルミニウム層を含む下部電極層を基板上部に形成する工程と、上記下部電極層上に酸化物誘電体層を形成する工程と、上記酸化物誘電体層上に上部電極層を形成する工程とを有し、上記下部および上部電極層と酸化物誘電体層が酸化物誘電体キャパシタを構成することを特徴とする半導体装置の製造方法。

32. 上記下部電極層を形成する工程の前に、上記基板上部にMOSトランジスタの少なくとも1部を形成し、上記下部電極層を該MOSトランジスタのソース領域又はドレイン領域と電氣的に接続されるように形成することを特徴とする請求の範囲第31項に記載の半導体装置の製造方法。

33. 上記窒化チタニウムアルミニウム拡散及び酸化防止層を形成する上記窒化性雰囲気が、不活性ガス中に窒素ガスを10から90モル%含む雰囲気であることを特徴とする請求の範囲第31項に記載の半導体装置の製造方法。

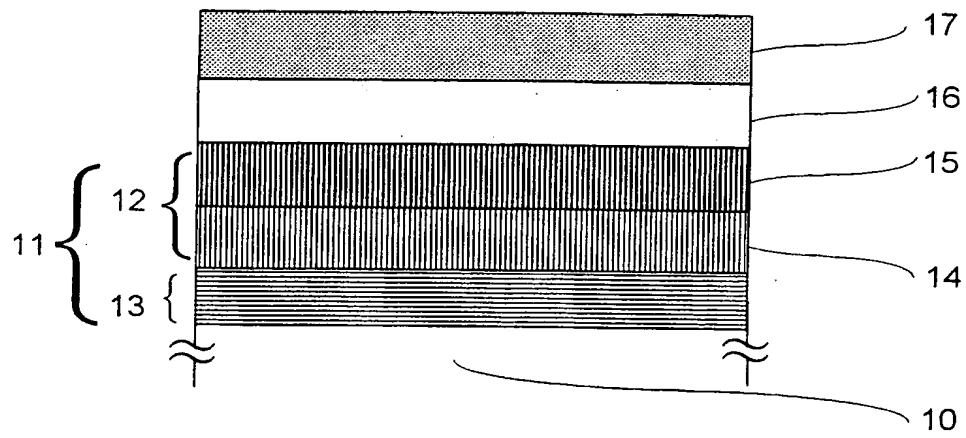
34. 上記窒化チタニウムアルミニウム拡散及び酸化防止層を形成する温度が、550℃以下であることを特徴とする請求の範囲第31項に記載の半導体装置の製造方法。

35. 半導体材料からなる第1の領域と、該第1の領域に接合され且つ第1の導電性材料からなる第2の領域と、該第2の領域に接合され且つ該第2の導電性材料からなる第3の領域と、該第3の領域に接合され且つ酸化物の誘電体材料からなる第4の領域と、該第4の領域に接合され且つ導電性材料からなる第5の領域を含み、上記第1の領域の上記第2の領域との接合界面における材料組成は該第1の領域の平均的な材料組成と略等しく、且つ上記第2の領域の上記第1の領域との接合界面及び上記第3の領域との接合界面における材料組成は該第2の領域の平均的な材料組成と略等しいことを特徴とする半導体装置。

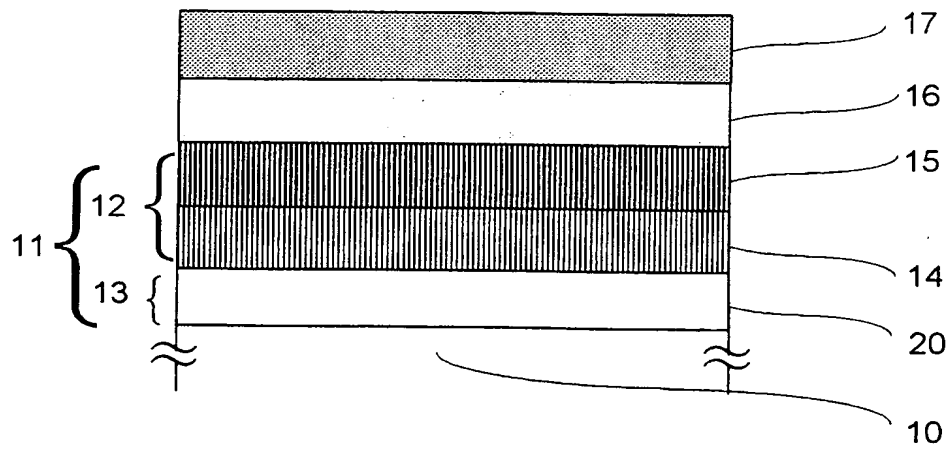
36. 導電性を有する半導体材料からなる第1の領域と、該第1の領域に接合され且つ第1の導電性材料からなる第2の領域と、該第2の領域に接合され且つ該第2の導電性材料からなる第3の領域と、該第3の領域に接合され且つ酸化物の誘電体材料からなる第4の領域と、該第4の領域に接合され且つ導電性材料からなる第5の領域を含み、上記第1の領域の抵抗率の平均値は上記半導体材料の抵抗率と略等しく、且つ上記第2の領域の抵抗率の平均値は上記第1の導電性材料の抵抗率と略等しいことを特徴とする半導体装置。

1 / 13

第 1 図

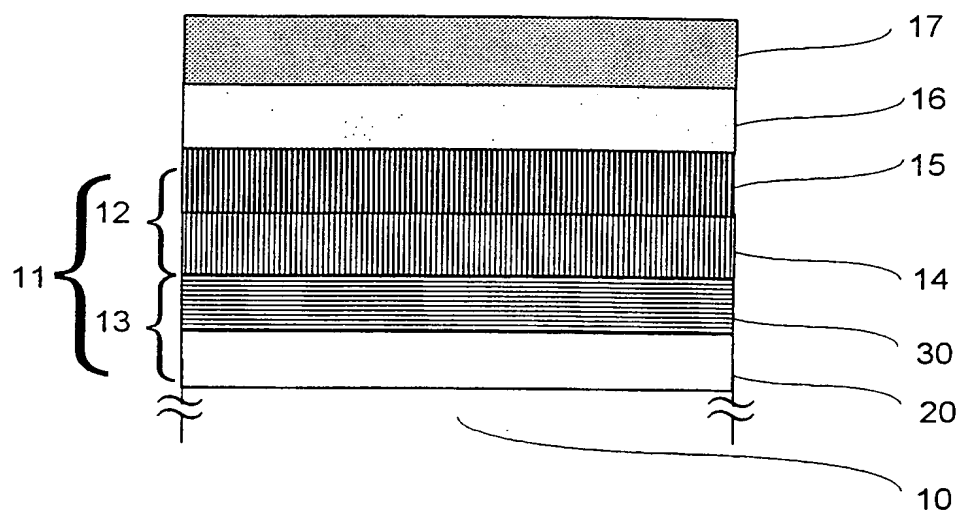


第 2 図

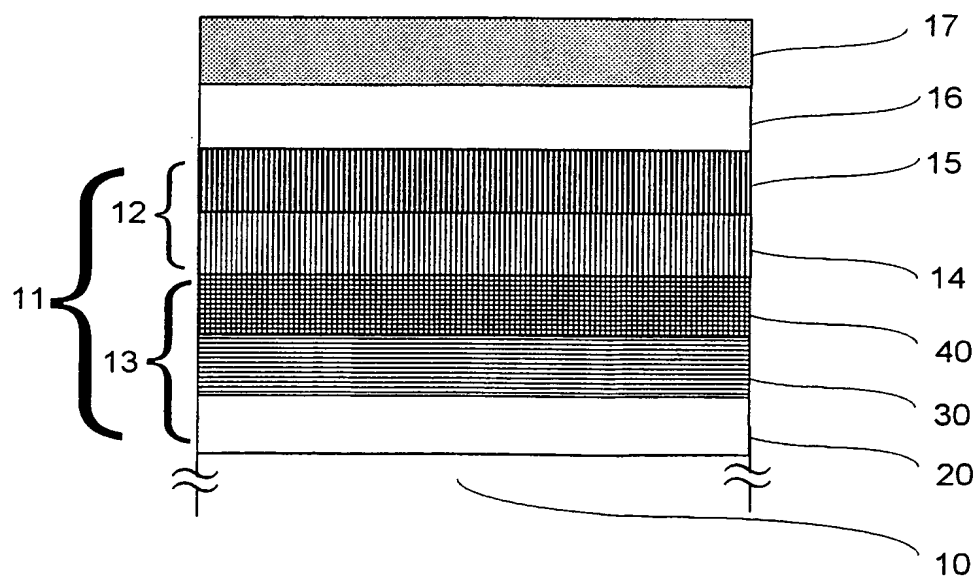


2 / 13

第 3 図

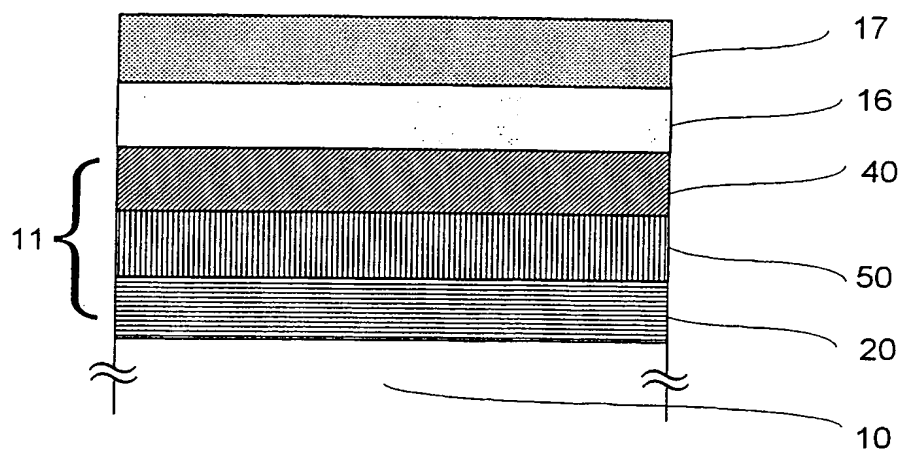


第 4 図

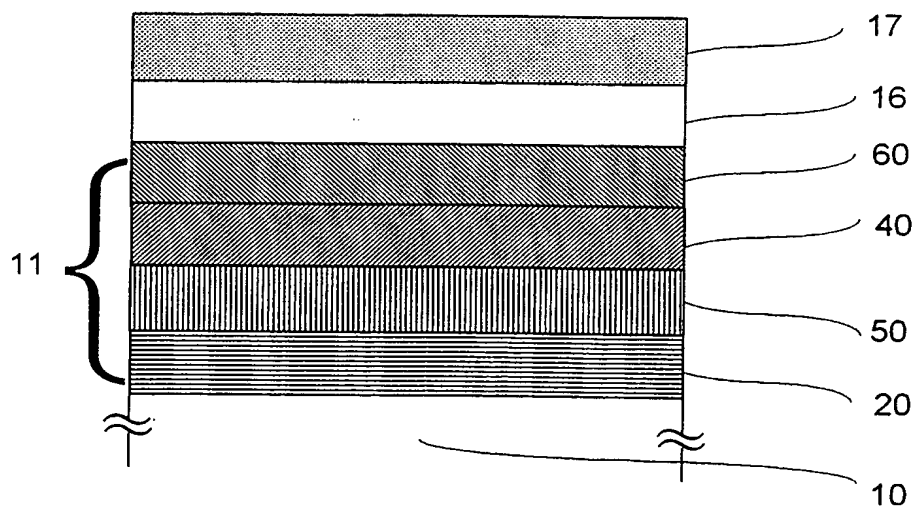


3 / 13

第 5 図



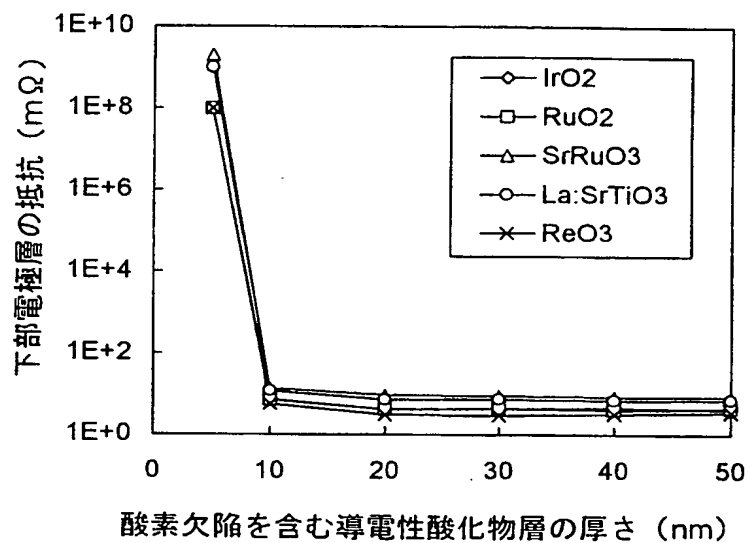
第 6 図



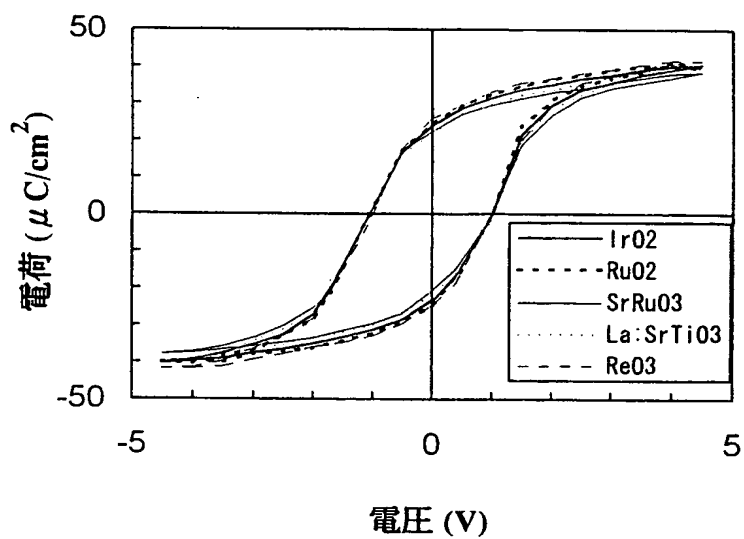
4 / 13

第7図

(a)

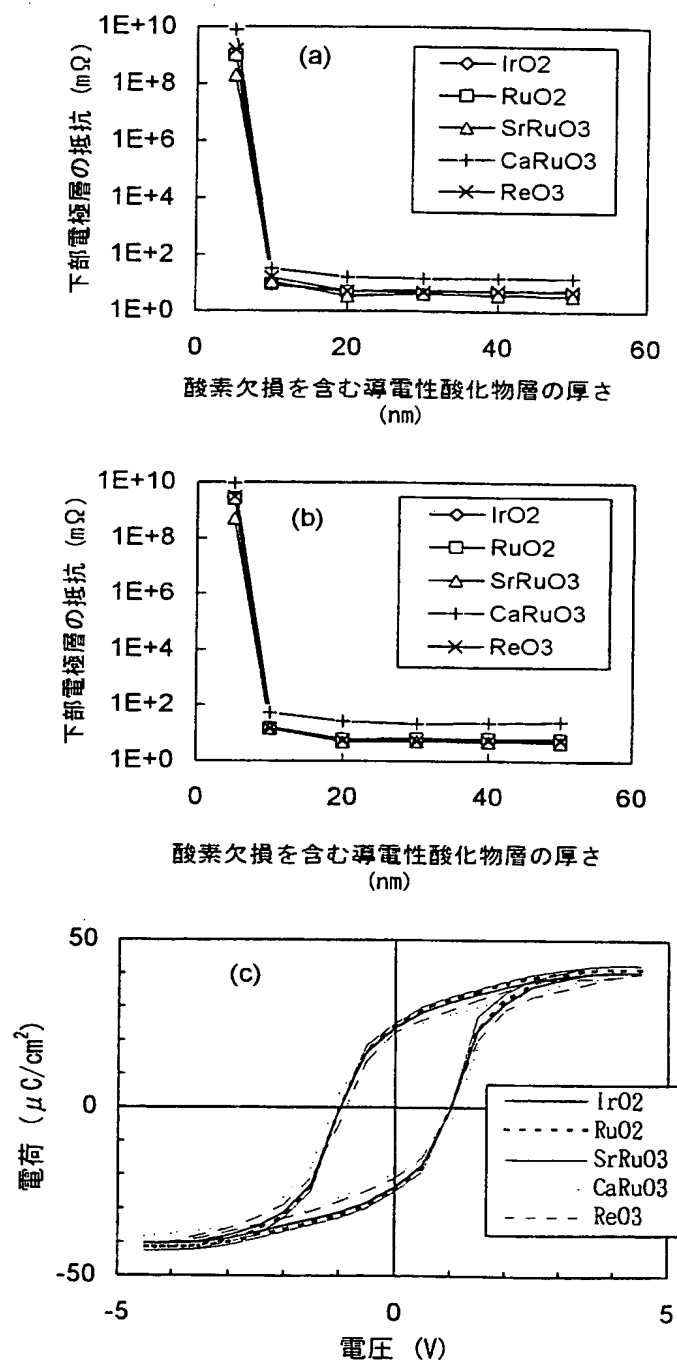


(b)



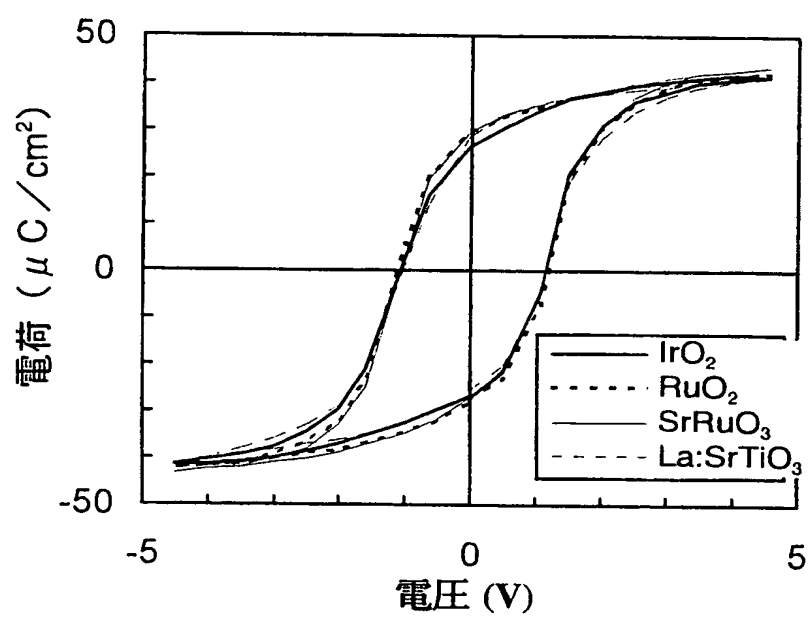
5 / 13

第 8 図



6 / 13

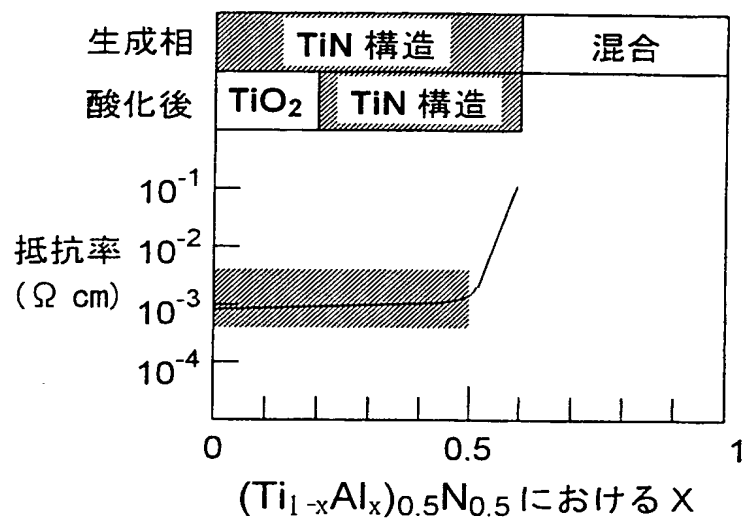
第 9 図



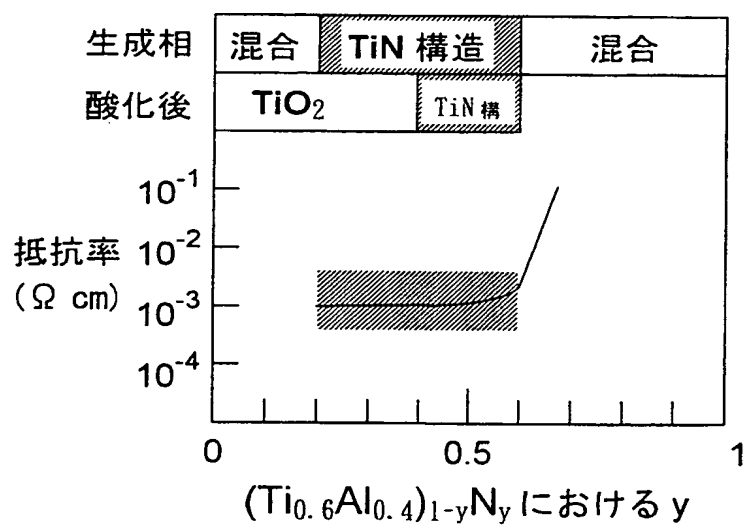
7 / 13

第 1 0 図

(a)

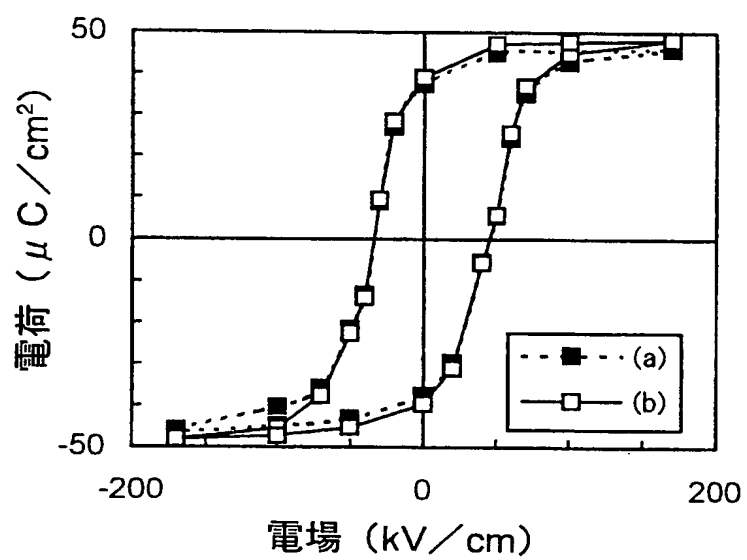


(b)



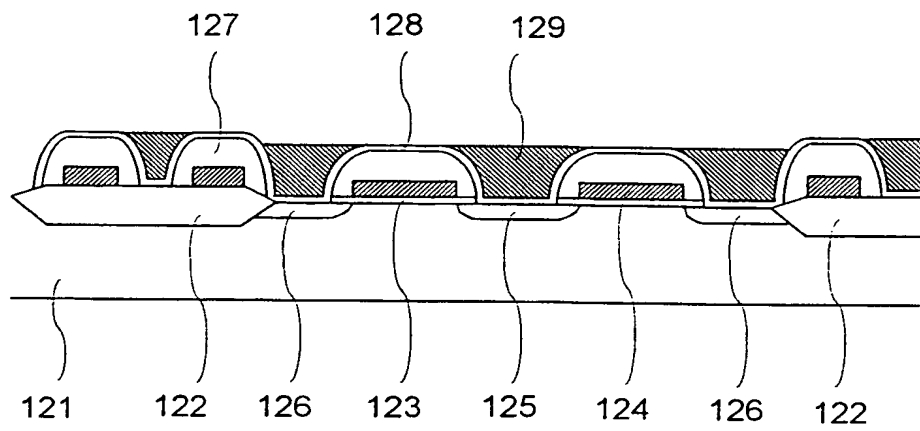
8 / 13

第 1 1 図

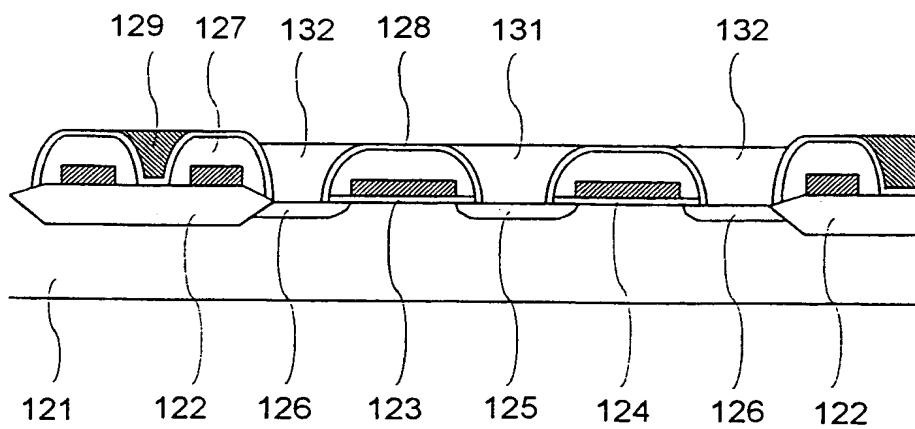


9 / 13

第 1 2 図

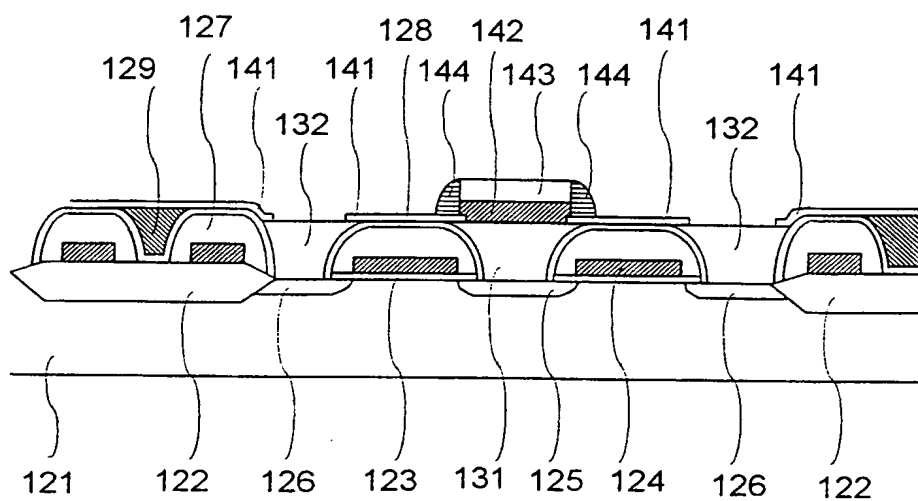


第 1 3 図

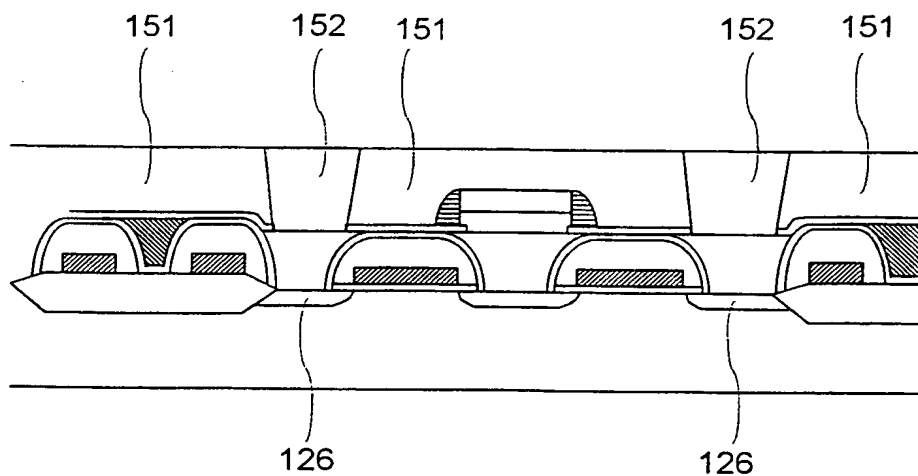


10 / 13

第 1 4 図

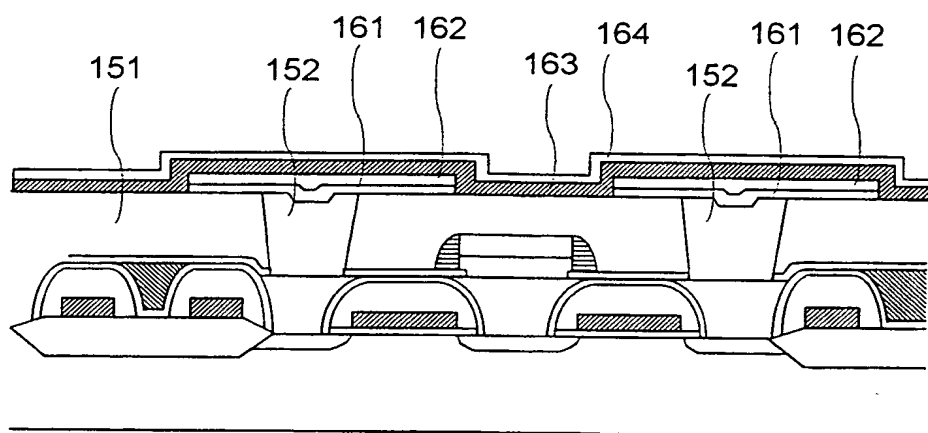


第 1 5 図

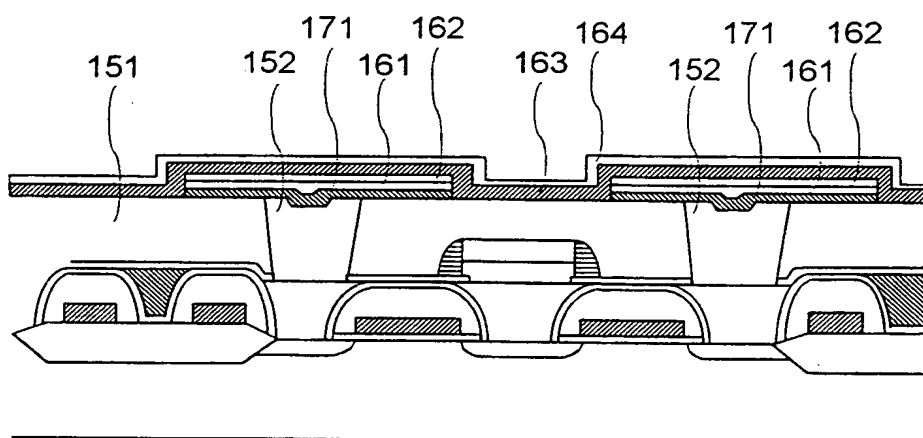


11 / 13

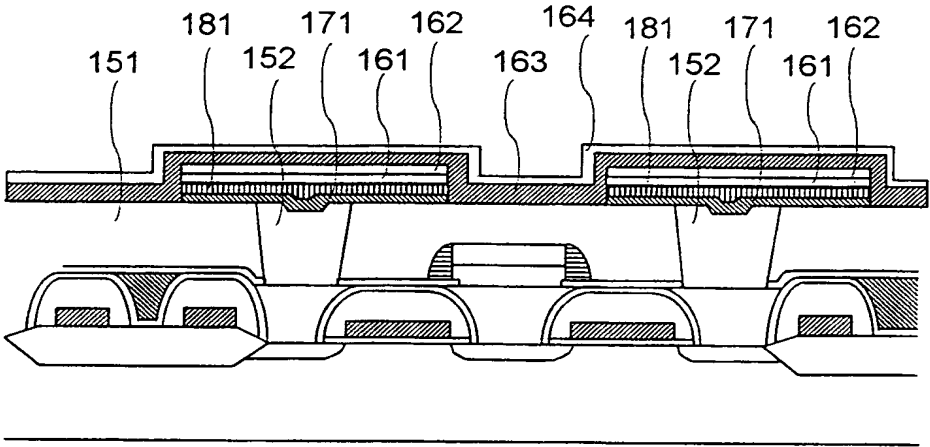
第 1 6 図



第 1 7 図

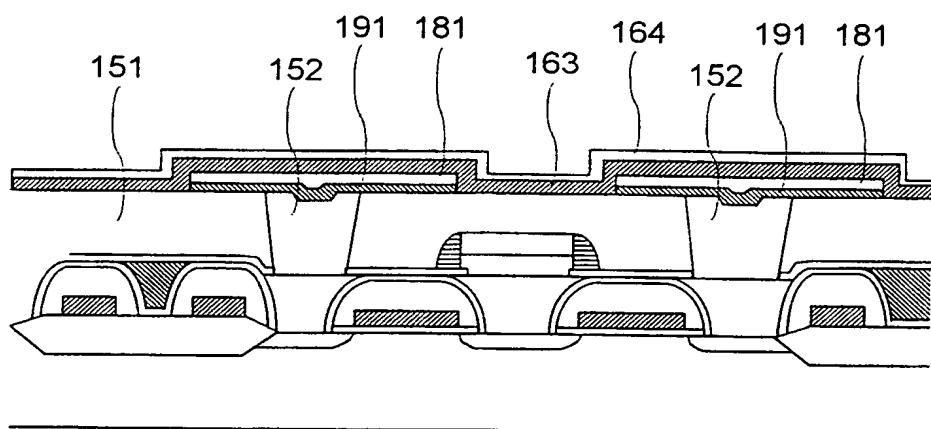


第 1 8 図

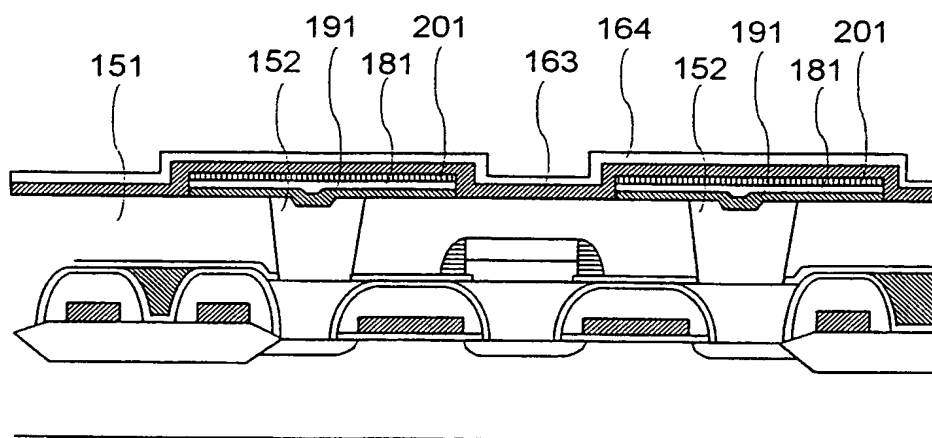


13 / 13

第 19 図



第 20 図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP96/02226

A. CLASSIFICATION OF SUBJECT MATTER

Int. C1⁶ H01L21/8242, H01L27/108

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. C1⁶ H01L21/8242, H01L27/108

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922 - 1996
Kokai Jitsuyo Shinan Koho	1971 - 1996
Toroku Jitsuyo Shinan Koho	1994 - 1996

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 8-64786, A (Texass Instruments Inc.), March 8, 1996 (08. 03. 96), Column 34; tables 1 to 8; Figs. 1 to 17	22-24, 26, 29, 35
Y	& EP, 697719, A & US, 5504041, A	25, 27, 28, 30-34, 36
Y	JP, 7-74313, A (NEC Corp.), March 17, 1995 (17. 03. 95), Fig. 1 (Family: none)	36
A	JP, 8-162617, A (NEC Corp.), June 21, 1996 (21. 06. 96), Fig. 1 (Family: none)	1 - 36
E, A	JP, 8-213560, A (Sansei Denshi K.K.), August 20, 1996 (20. 08. 96), Fig. 1 (Family: none)	1 - 36



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

November 5, 1996 (05. 11. 96)

Date of mailing of the international search report

November 19, 1996 (19. 11. 96)

Name and mailing address of the ISA/

Japanese Patent Office

Facsimile No.

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int.Cl⁶ H01L21/8242, H01L27/108

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int.Cl⁶ H01L21/8242, H01L27/108

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-1996年
日本国登録実用新案公報 1994-1996年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 8-64786, A (テキサス インスツルメンツ インコーポレイテッド), 8. 3月. 1996 (08. 03. 96), 第34欄, 表1-表8, 第1図-第17	22-24, 26, 29, 35
Y	図 & EP, 697719, A & US, 5504041, A	25, 27, 28, 30-34, 36
Y	J P, 7-74313, A (日本電気株式会社) 17. 3月. 1995 (17. 03 . 95), 第1図, (ファミリーなし)	36
A	J P, 8-162617, A (日本電気株式会社) 21. 6月. 1996 (21. 0 6. 96), 第1図, (ファミリーなし)	1-36
E, A	J P, 8-213560, A (三星電子株式会社) 20. 8月. 1996 (20. 0 8. 96), 第1図, (ファミリーなし)	1-36

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」先行文献ではあるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日
05. 11. 96

国際調査報告の発送日 19.11.96

国際調査機関の名称及びあて先
日本国特許庁 (ISA/J P)
郵便番号100
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
正山 旭

4 M 9276

電話番号 03-3581-1101 内線 3464

EP

US

PCT

国際調査報告

(法 8 条、法施行規則第40、41条)
[PCT 18 条、PCT 規則43、44]

出願人又は代理人 の書類記号 319501778971	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。	
国際出願番号 PCT/JP96/02226	国際出願日 (日.月.年) 07.08.96	優先日 (日.月.年)
出願人(氏名又は名称) 株式会社 日立製作所		

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT 18 条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. ☐ 請求の範囲の一部の調査ができない(第 I 欄参照)。
2. ☐ 発明の単一性が欠如している(第 II 欄参照)。
3. ☐ この国際出願は、ヌクレオチド及び/又はアミノ酸配列リストを含んでおり、次の配列リストに基づき国際調査を行った。
 - ☐ この国際出願と共に提出されたもの
 - ☐ 出願人がこの国際出願とは別に提出したもの
 - ☐ しかし、出願時の国際出願の開示の範囲を越える事項を含まない旨を記載した書面が添付されていない
 - ☐ この国際調査機関が書換えたもの
4. 発明の名称は ☒ 出願人が提出したものを承認する。
 - ☐ 次に示すように国際調査機関が作成した。
5. 要約は ☒ 出願人が提出したものを承認する。
 - ☐ 第 III 欄に示されているように、法施行規則第47条(PCT 規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から 1 カ月以内にこの国際調査機関に意見を提出することができる。
6. 要約書とともに公表される図は、
第 1 図とする。 ☒ 出願人が示したとおりである。 ☐ なし
 - ☐ 出願人は図を示さなかった。
 - ☐ 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁶ H 01 L 21/8242, H 01 L 27/108

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁶ H 01 L 21/8242, H 01 L 27/108

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-1996年

日本国登録実用新案公報 1994-1996年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 8-64786, A (テキサス インストルメンツ インコーポレイテッド), 8. 3月. 1996 (08. 03. 96), 第34欄, 表1-表8, 第1図-第17 図 & E P, 697719, A & US, 5504041, A	22-24, 26, 29, 35
Y		25, 27, 28, 30-34, 36
Y	J P, 7-74313, A (日本電気株式会社) 17. 3月. 1995 (17. 03 . 95), 第1図, (ファミリーなし)	36
A	J P, 8-162617, A (日本電気株式会社) 21. 6月. 1996 (21. 0 6. 96), 第1図, (ファミリーなし)	1-36
E, A	J P, 8-213560, A (三星電子株式会社) 20. 8月. 1996 (20. 0 8. 96), 第1図, (ファミリーなし)	1-36

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日
05. 11. 96

国際調査報告の発送日 19.11.96

国際調査機関の名称及びあて先
日本国特許庁 (ISA/J P)
郵便番号100
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
正山 旭



4M 9276

電話番号 03-3581-1101 内線 3464